



PADAUK

應廣科技

PEC930

RISC-V 电机专用标准产品 32 位 BLDC 微控制器

数据手册

第 0.00 版

2026 年 01 月 27 日

Copyright ©2026 by PADAUK Technology Co., Ltd., all rights reserved.

6F-6, No.1, Sec. 3, Gongdao 5th Rd., Hsinchu City 30069, Taiwan, R.O.C.

TEL: 886-3-572-8688  www.padauk.com.tw

重要声明

应广科技保留权利在任何时候变更或终止产品，建议客户在使用或下单前与应广科技或代理商联系以取得最新、最正确的产品信息。

应广科技不担保本产品适用于保障生命安全或紧急安全的应用，应广科技不为此类应用产品承担任何责任。关键应用产品包括，但不仅限于，可能涉及的潜在风险的死亡，人身伤害，火灾或严重财产损失。

应广科技不承担任何责任来自于因客户的产品设计所造成的任何损失。在应广科技所保障的规格范围内，客户应设计和验证他们的产品。为了尽量减少风险，客户设计产品时，应保留适当的产品工作范围安全保障。

目录

修订历史	6
1. 概述	7
2. 主要特性	7
2.1. CPU 特性	7
2.2. 增强型内核中断控制器(ECLIC).....	7
2.3. 电源管理	7
2.4. 内置储存器.....	8
2.5. 安全机制	8
2.6. UART 通信.....	8
2.7. SPI 通信.....	8
2.8. I2C 通信	8
2.9. 高精度 ADC.....	8
2.10. 定时器 (Timer)	9
2.11. 增强型 EPWM	9
2.12. 运算放大器(PGA0/1)	9
2.13. DSP 硬件加速模块	9
2.14. 比较器 (COMP0/1).....	10
2.15. DAC(8 bit)X2.....	10
2.16. 时钟源.....	10
2.17. GPIO 口资源	10
2.18. 内部温度传感器.....	10
2.19. 硬件 CRC-16/32 模块.....	10
2.20. 12 字节(96 位)UID.....	10
2.21. 开发工具	10
2.22. 工作环境	10
2.23. 封装形式	10
3. 功能框图.....	11
3.1. CPU	12
3.2. On-Chip Memory.....	12

3.3.	CRC 计算单元	12
3.4.	低功耗模式	13
3.5.	温度传感器	13
3.6.	ADC	13
3.7.	SPI	13
3.8.	定时器 (Timer)	13
3.9.	I2C	14
3.10.	EPWM	14
3.11.	UART	14
3.12.	ECLIC 中断控制器	14
3.13.	DSP	16
3.14.	CRC	16
3.15.	GPIO	16
4.	设备概述	17
5.	脚功能说明	18
5.1.	引脚定义	18
5.2.	引脚功能配置	19
5.3.	引脚复合功能	20
5.4.	引脚复合选择	22
5.5.	引脚功能说明	25
6.	存储器映像	30
6.1.	AHB 地址分配	30
6.2.	APB 地址映像	31
6.3.	FLASH NVR 配置	32
7.	电气特性	32
7.1	典型应用外围线路	32
7.2	参数条件	33
7.2-1	额定最小与最大值	33
7.2-2	额定最大电流	33
7.3	工作条件	34
7.3-1	通用工作条件	34
7.3-2	上电和掉电时的工作条件	35
7.3-3	低电压控制模块的工作条件	35
7.3-4	内置参考电压	36
7.3-5	供电电流特性	37

7.3-6	从低功耗模式唤醒的时间	39
7.3-7	内部时钟源特性	40
7.3-8	Flash 特性.....	41
7.3-9	电磁兼容(EMC)特性.....	41
7.3-10	I/O Port 特性	43
7.3-11	ADC 特性.....	46
7.3-12	DAC 特性.....	48
7.3-13	COMP 特性.....	49
7.3-14	PGA 特性.....	50
7.3-15	通信接口	53
7.3-16	温度传感器特性	56
8.	封装特性.....	58
8.1	SSOP24.....	58
8.2	QFN4*4-24.....	59
9.	型号命名	60

修订历史

修订	日期	描述
0.00	2026/01/27	初版

警告

在使用 IC 前, 请务必认真阅读 PEC930 相关的 APN (应用注意事项)。

APN 下载地址为: https://www.padauk.com.tw/cn/product/search_list.aspx?kw=PEC

1. 概述

超低功耗 PEC930 采用高性能的 RISC-V 的 32 位微控制器，最高可工作于 60MHz，采用高速的嵌入式 Memory（SRAM 最大 4KB，Flash 程序/数据闪存最大 32KB）。最高可运行在 60MHz，内置高达 4 KB 的 SRAM 支持 0 等待周期用于 code 程序执行使用

集成外设包括：

- ◆ 12b SR <1MSPS High Resolution ADC (16 通道)
- ◆ PGAX2、COMPX2, DAC(8b)X2
- ◆ 基础 Timer X2(TIM0,TIM1),高级 Timer(EPWM,TIM2),低功耗 Timer(LPTIM)
- ◆ 多路通信串口：UART、SPI、I2C
- ◆ EPWM (最多可达 3 个独立出口或 3 个互补式出口)
- ◆ DSP 硬件加速模块包含：32 位有符号除法器，32 位无符号开平方根

以上等丰富的外设接口，具有高整合度、高抗干扰、高可靠性的特点，这些特点使得 PEC930 微控制器系列可广泛适用三相直流无刷电机驱动控制、单相直流无刷电机驱动控制。

2. 主要特性

2.1. CPU 特性

- ◆ 32-bit RISC-V CPU 核，支持 RV32E/M/C 扩充指令集
- ◆ 16 个 32 位通用寄存器
- ◆ 高效的 2 级执行流水线
- ◆ CPU 内置单周期 32 位 x32 位的硬件整数乘法阵列
- ◆ CPU 内置 32 位硬件除法器
- ◆ CPU 内置 64 位系统定时器
- ◆ CJTAG/JTAG 调试接口

2.2. 增强型内核中断控制器(ECLIC)

- ◆ 支持 2 个核心指定的内部中断，例如软件中断、定时器中断等。
- ◆ 支持 15 外部中断
- ◆ 支持软件动态可编程修改中断级别和中断优先级的数值
- ◆ 支持基于中断级别的中断嵌套

2.3. 电源管理

- ◆ 提供普通休眠(Sleep)、深度休眠(Deep Sleep) 低功耗模式
- ◆ 普通休眠(Sleep) 芯片电流: 3.3mA(Typ), SYSCLK=60MHz 唤醒时间小于 2 us,
- ◆ 深度休眠(Deep Sleep)模式下，芯片电流 < 5uA(Typ)@Ta=25°C
- ◆ POR,PDR,LVR.
- ◆ 低电压检测，可配置为中断或复位
- ◆ 唤醒@Sleep：所有中断源都可唤醒
- ◆ 唤醒@Deep sleep：所有 GPIO 引脚中断,WDG 与 LPTIM 都可唤醒

2.4. 内置存储器

- ◆ 指令存储器：32KB FLASH ,8KB NVR
- ◆ 数据存储器：4KB SRAM

2.5. 安全机制

- ◆ 片上看门狗 (WDG) ， 计数/计时的时钟源可配
- ◆ 低电压监控，当电压低于安全值时，输出中断或复位

2.6. UART 通信

- ◆ 1 个通道
- ◆ 灵活可编程的波特率设定，支持业内标准 9600bps、19200bps、28800bps、38400bps、57600bps、115.2Kbps 等，或其它特殊应用的波特率
- ◆ 可编程的数据传输格式：8 位数据、7 位数据+1 位奇偶校验、8 位数据+1 位奇偶校验、9 位数据
- ◆ 可编程奇或偶校验方式
- ◆ 可编程设定 0.5 位、1 位、1.5 位或 2 位停止位
- ◆ 数据收发全双工
- ◆ 硬件错误检测

2.7. SPI 通信

- ◆ 1 个通道
- ◆ 传输字大小 2bit 可配，支持 8/16/24/32bits datasize
- ◆ 模块支持 LSB 和 MSB 两种发送数据配置
- ◆ 主机最高传输速率可达 10Mbps（系统时钟> 20MHz 时）

2.8. I2C 通信

- ◆ 1 个通道
- ◆ 支持 SMBus
- ◆ 支持多主机 I2C 总线，支持主机或者从机工作模式。
- ◆ 标准模式 100Kbit/s，高速模式可达 400Kbit/s，超高速模式可达 1Mbit/s。

2.9. 高精度 ADC

- ◆ 正常工作时功耗<130uA/MHz
- ◆ 1Mps 以下采样速率，12 位 SAR 型 ADC
- ◆ 16 通道: 12 路的外部引脚,1 路内部温度传感器电压,2 路的 PGA 输出, 1 路的内建参考电压 1.5V
- ◆ 外部参考电压 : VDD
- ◆ 触发条件 : software, Hardware:TIM0(ovf),EPWM(ovf,udf,ovf&udf,raising,falling),COMP

2.10. 定时器 (Timer)

- ◆ TIM0/1: 16 位宽定时器, 带预分频。
- ◆ LPTIM: 16 位宽定时器, 带预分频, 计数器时钟源可配, 能够在休眠模式下工作
- ◆ TIM2: 20 位宽定时器, 带预分频, 支持递增、递减、中心对齐(对称与不对称输出), 能够输出 4 路 PWM 输出。
- ◆ 所有标准外设均具有使能/禁止控制; 禁止时, 耗电量可忽略不计

2.11. 增强型 EPWM

- ◆ 20 位宽定时器, 带预分频, 支持递增、递减、中心对齐(对称与不对称输出), 能够输出 6 路 3 组互补 PWM。
- ◆ 标准外设都配有使能控制, 禁止时功耗基本可以忽略
- ◆ 支持 2 种对齐模式: 边沿对齐, 中心对齐
- ◆ 中心对齐模式支持对称计数和非对称计数
- ◆ 互补的 PWM 中, 支持可编程死区发生器
- ◆ PWM 边沿或周期可触发启动 ADC 转换
- ◆ 刹车保护源:
 - 外部 BKIN 电平信号(高电平或低电平)
 - 模拟比较器0,1的输出(输出高或输出低)
 - ADC值比较(可选任意两个通道为刹车源)
 - 低电压检测.
 - WDG 溢出事件发生
 - CPU 异常事件发生

2.12. 运算放大器(PGA0/1)

- ◆ 增益可选择: 1~16 倍
- ◆ PGA 输出/输入:
 - 输出到 ADC 通道
 - 输出到比较器
 - 输出到引脚
 - 放大器输入端(同相)内建箝位二极管, 马达相位电流可透过匹配电阻直接馈入放大器输入端, 从而简化 MOSFET 的电流取样电路

2.13. DSP 硬件加速模块

- ◆ 内置 32 位有符号除法器硬件
- ◆ 内置 32 位无符号开平方根硬件

2.14.比较器(COMP0/1)

- ◆ 正端多路可选
- ◆ 负端可选端口输入与 DAC
- ◆ 支持迟滞电压
- ◆ 支持比较器输出触发 EPWM 刹车

2.15.DAC(8 bit)X2

- ◆ 输入参考电压可选: VDD
- ◆ 输出电压多级可选

2.16.时钟源

- ◆ 内置高速 RC 振荡器时钟: 60 MHz, 精度+5% ~ -2.5% (-40°C ~ 85°C), 精度+3.5% ~ -2.5% (0°C ~ 85°C)
- ◆ 内置低速 RC 振荡器时钟: 32KHz, 精度±40%, 模块功耗 0.5uA, 可作为看门狗(WDG)和低功耗定时器 (LPTIM) 时钟
- ◆ 分频器时钟: 内部 60M RC 时钟的特定整数分频

2.17.GPIO

- ◆ 提供 22 引脚都支持外部中断
- ◆ GPIO 支持外设可复用

2.18.内部温度传感器

- ◆ 内建温度传感器: -1.65mV/°C

2.19.硬件 CRC-16/32 模块

- ◆ 支持基于 Byte, Half-word, Word 的写操作
- ◆ 可选择的 CRC 多项式

2.20.12 字节(96 位)UID

- ◆ 为每个芯片提供 12 字节的唯一识别符

2.21.开发工具

- ◆ 支持 JTAG 和两线 CJTAG 调试接口

2.22.工作环境

- ◆ 供电电压范围: 2.5 ~ 5.5 V
- ◆ 工作环境温度: -40 ~ +85°C

2.23.封装形式

- ◆ PEC930-Y24A: SSOP24(150MIL)
- ◆ PEC930-2J24A: QFN24(4*4*0.75MM)

3. 功能框图

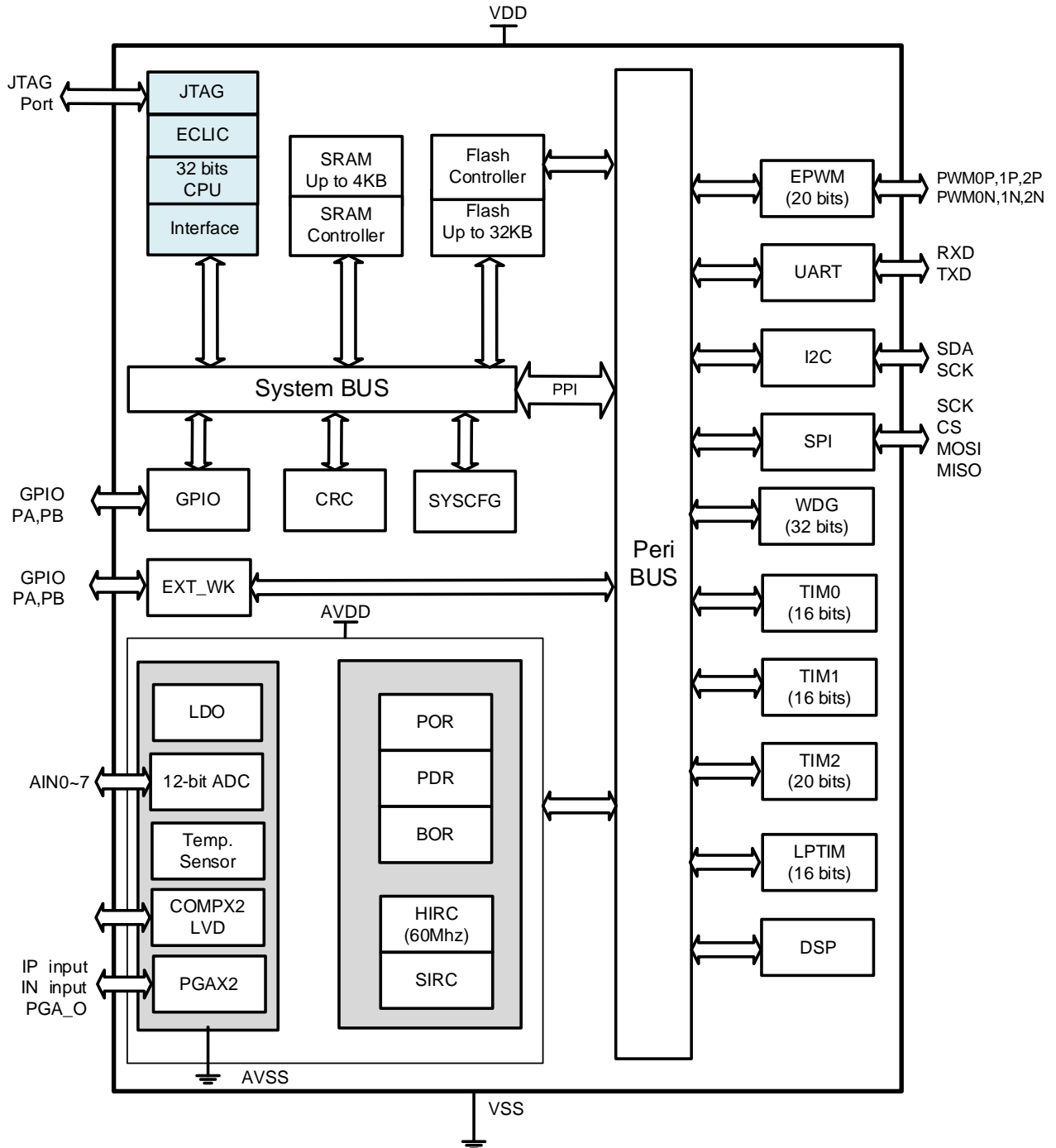


Fig. 1 PEC930 Block Diagram

3.1. CPU

PEC930 集成最新一代的嵌入式高效率、低功耗、小面积的 RISC-V 内核解决方案的 32 位处理器内核带有乘法器。内核的主要特点有

- ◆ 2 级流水线单发射处理器
- ◆ 支持两线 CJTAG 与 JTAG 调试接口
- ◆ 内核能够通过常见的 WFI (Wait for Interrupt) 和 WFE (Wait for Event) 机制支持休眠 (Sleep/DeepSleep) 模式以实现较低的动态和静态功耗

3.2. On-Chip Memory

该设备具有以下特点:

- ◆ 内置 FLASH 分为两个数组:
 - 32 KB Main area, 用于存放程序和数据.
 - 8 KB NVR area(7 KB 供用户存放数据, 1 KB 保留给系统使用)
- ◆ 内置 4KB SRAM ,可操作在 Max. 60MHz.

3.3. CRC 计算单元

CRC(循环冗余校验)计算单元使用一个固定的多项式发生器, 产生一个 CRC 码。在众多的应用中, 基于 CRC 的技术被用于验证数据传输或存储的一致性。CRC 计算单元可用于在数据传输过程中对讯框或数据计算 CRC 签名, 并与发送端在封包生成时附带的签名进行比对, 以验证数据在通讯过程中是否遭到破坏或发生错误。

3.4. 低功耗模式

PEC930 系列产品支持两种低功耗模式可以在要求低功耗、短启动时间和多种唤醒事件之间达到最佳的平衡:

- ◆ 休眠模式(Sleep Mode):

在休眠模式, 只有 CPU 停止, 所有外设处于工作状态并可在发生中断/事件时唤醒 CPU。

- ◆ 待机深度休眠模式(DeepSleep Mode):

在保持 SRAM 和寄存器内容不丢失的情况下, 深度休眠模式可以达到最低的电能消耗。在深度休眠模式下内部 HIRC 振荡器被关闭, 调压器(LDO)可以被置于低功耗模式模式, 若 LIRC 振荡器被关闭, 可以通过任一配置成 IO 中断的信号把微控制器从深度休眠模式中唤醒:若 LIRC 震荡器配置成开启则也可以使用 WDG 或 LPTIM 唤醒。

3.5. 温度传感器

温度传感器产生一个随温度线性变化的电压, 转换范围在 $2.5V < VDDA < 5.5V$ 之间。温度传感器在内部被连接到 ADC 输入通道上, 用于将传感器的输出转换到数字数值

3.6. ADC

芯片内有一个 12 位的模数转换器 ADC, 该 ADC 有 16 个通道, 允许 ADC 测量 12 个外部输入引脚电压, 及其它内部电压通道, 每次采样间隔需要为大于 1 us.

3.7. SPI

SPI 串行通讯标准由 Motorola 公司建立, 它基于 3 线连接方式实现单片机和外围器件, 或者单片机之间的数据通讯。通过从器件的通讯选择控制(片选), 可以构成主从方式的 SPI 总线

3.8. 定时器 (Timer)

提供如下定时器资源

- ◆ 2 个 16 位基本定时器(TIM0, TIM1)
- ◆ 2 个 20 位高级定时器(TIM2, EPWM)
- ◆ 1 个 16 位低功耗唤醒定时器(LPTIM)
- ◆ 1 个 16 位看门狗定时器(WDG)

3.9. I2C

I2C 是嵌入式系统设计中经常被用到的一种串行通讯总线。它基于 SCL（串行时钟）和 SDA（串行数据）双线联机，以主从方式实现多个互联器件之间的双向数据通讯

3.10. EPWM

该模块为驱动电机提供 3 路 PWM 脉宽调制电路，对应功能引脚位 EPWM0P、EPWM0N、EPWM1P、EPWM1N、EPWM2P、EPWM2N。

互补式 PWM：

- (1) EPWM0P=EPWM_CH1, EPWM0N= EPWM_CH1N=~(EPWM_CH1)
- (2) EPWM1P=EPWM_CH2, EPWM1N= EPWM_CH2N=~(EPWM_CH2)
- (2) EPWM2P=EPWM_CH3, EPWM2N= EPWM_CH3N=~(EPWM_CH3)

3.11. UART

芯片内集成了 1 个 UART 通讯模块，其传输速度最高可达 115.2 kbps。

3.12. ECLIC 中断控制器

ECLIC(增强型内核中断控制器)可用于多个中断源管理，内核中的所有类型（除了调试中断之外）的中断都由 ECLIC 统一进行管理，内核支持的中断类型包括外部中断与内部中断

ECLIC 中断编号

外部中断	IRQ 編號	例外或中斷	優先權 (預設)	向量程式地址	類型
	0	保留	(最低)	MTVT +4*0	保留
	1	保留		MTVT +4*1	保留
	2	保留		MTVT +4*2	保留
	3	Machine Software interrupt		MTVT +4*3	电平
	4	保留		MTVT +4*4	保留
	5	保留		MTVT +4*5	保留
	6	保留		MTVT +4*6	保留
	7	Machine Timer interrupt		MTVT +4*7	电平
	8	保留		MTVT +4*8	保留
	9	保留		MTVT +4*9	保留
	10	保留		MTVT +4*10	保留
	11	保留		MTVT +4*11	保留
	12	保留		MTVT +4*12	保留
	13~16	保留		MTVT +4*(13~16)	保留
	17	保留		MTVT +4*17	保留
	18	保留		MTVT +4*18	保留
1	19	TIM0		MTVT +4*19	电平
2	20	TIM1		MTVT +4*20	电平
3	21	TIM2		MTVT +4*21	电平
4	22	LPTIM		MTVT +4*22	电平
5	23	WDG		MTVT +4*23	电平
6	24	SPI		MTVT +4*24	电平
7	25	UART		MTVT +4*25	电平
8	26	I2C-		MTVT +4*26	电平
9	27	GPIOA		MTVT +4*27	电平
10	28	GPIOB		MTVT +4*28	电平
11	29	COMP0		MTVT +4*29	电平
12	30	COMP1		MTVT +4*30	电平
13	31	ADC		MTVT +4*31	电平
14	32	EPWM	▼	MTVT +4*32	电平
15	33	LVD	(最高)	MTVT +4*33	电平

3.13.DSP

DSP 硬件加速模块包含：

- ◆ 32 位有符号除法器
- ◆ 32 位无符号开平方根

3.14.CRC

用于核实数据传输或者数据存储的正确性和完整性，协议能选择 CRC-16/32

3.15.GPIO

提供最多 22 个通用 IO(GPIO)可用

四种端口模式

- 高阻抗/关闭输入缓冲器模式
- 上拉/下拉输入模式
- 开漏输出模式
- 推挽输出模式

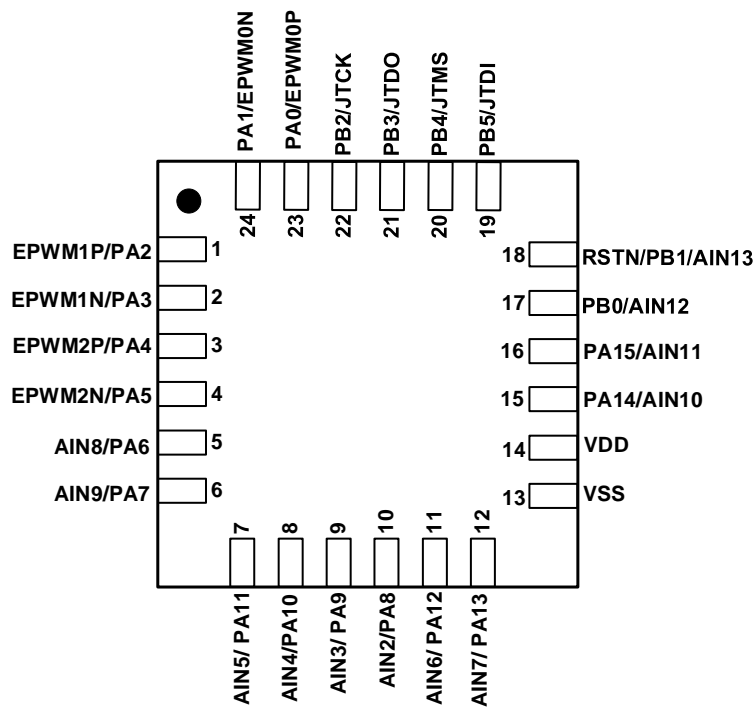
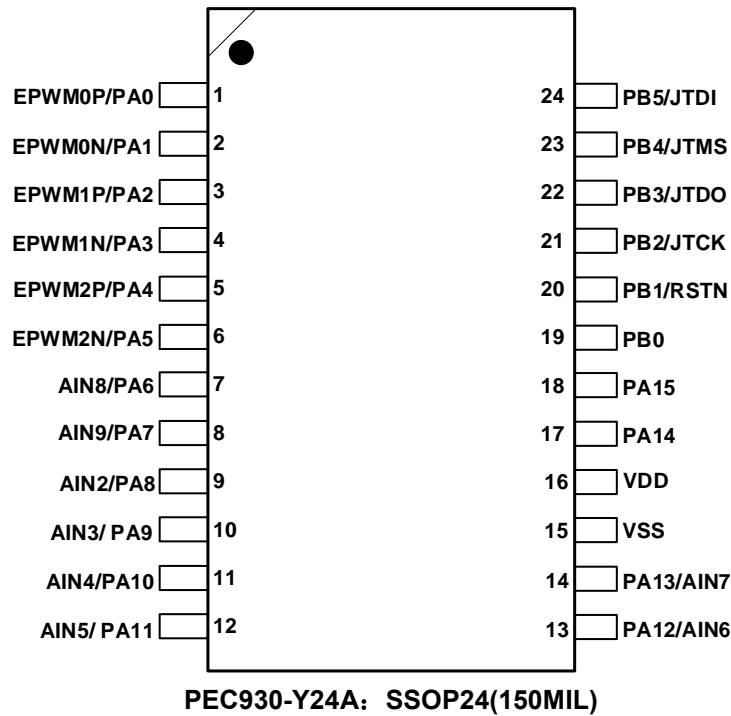
4. 设备概述

外设		PEC930
引脚数		24
通用输入/输出口(GPIO)		22
CPU	内核	RISC-V 32 位核心
	时钟频率	最高 60 MHz
	乘法器	32 位(1T)
	除法器	32 位(17T)
	系统定时器	64 位
FLASH		32 KB
SRAM		4 KB
DSP		32 位有符号除法器, 32 位无符号开平方根
定时器	基础(16 位)	TIM0, TIM1
	高级(20 位)	TIM2, EPWM
	省电(16 位)	LPTIM
	看门狗(32 位)	WDG
工作电压范围		2.5V ~ 5.5V
工作温度		-40°C ~ 85°C
调试功能		CJTAG(二线)/JTAG(四线)
唯一标识符(UID)		12 bytes
通信界面	UART	1
	SPI	1
	I2C	1
CRC 校验		1 (CRC16/32)
内部温度传感器		1
时钟	内部高速晶振(HIRC)	60 MHz
	内部低速晶振(SIRC)	32 KHz
12 位 ADC		1 (16 通道)
比较器(COMP)		2
运算放大器(PGA)		2
封装		SSOP24/QFN24

Table 1 PEC930 芯片特性与周边配备

5. 引腳配置與功能說明

5.1. 引腳定义



5.2. 引脚功能配置

SSOP24	引脚名称	引脚类型	配置	预设
引脚编号				
1	PA0	I/O		
2	PA1	I/O		
3	PA2	I/O		
4	PA3	I/O		
5	PA4	I/O		
6	PA5	I/O		
7	PA6	I/O		
8	PA7	I/O		
9	PA8	I/O		
10	PA9	I/O		
11	PA10	I/O		
12	PA11	I/O		
13	PA12	I/O		
14	PA13	I/O		
15	VSS	GND		
16	VDD	Power		
17	PA14	I/O		
18	PA15	I/O		
19	PB0	I/O		
20	PB1	I/O	RSTN (POR latch)	RSTN
21	PB2	I/O	JTAG_TCK/CJ_TCK	JTAG_TCK/CJ_TCK
22	PB3	I/O	JTAG_TDO	JTAG_TDO
23	PB4	I/O	JTAG_TMS/CJ_TDIO	JTAG_TMS/CJ_TDIO
24	PB5	I/O	JTAG_TDI	JTAG_TDI

Table 2 引脚功能配置

5.3. 引脚复合功能

引脚编号		引脚名称	模拟功能			数字功能						特殊功能管脚
QFN	SSOP		ADC	PGA	COMP	UART	SPI	I2C	EPWM/ TIM2 in	BKIN	EPWM/ TIM2 out	
24	24											
23	1	PA0				RXD/ TXD		SDA/ SCL			EPWM0P	
24	2	PA1				TXD/ RXD		SCL/ SDA			EPWM0N	
1	3	PA2					SCK				EPWM1P/ TIM2CH1	
2	4	PA3					MOSI/ MISO				EPWM1N/ TIM2CH2	
3	5	PA4					MISO/ MOSI				EPWM2P/ TIM2CH3	
4	6	PA5					CS				EPWM2N/ TIM2CH4	
5	7	PA6	AIN8		C0_N					BKIN		
6	8	PA7	AIN9	A0_O	C0_O					BKIN		
10	9	PA8	AIN2	A0_P	C1_P0/ C0_P0					BKIN		
9	10	PA9	AIN3	A0_N						BKIN		
8	11	PA10	AIN4	A1_N						BKIN		
7	12	PA11	AIN5	A1_P	C1_P1/ C0_P1					BKIN		
11	13	PA12	AIN6		C1_N					BKIN		
12	14	PA13	AIN7	A1_O	C1_O					BKIN		
13	15	VSS										Ground
14	16	VDD										Power
15	17	PA14	AIN10		C1_P2/ C0_P2		SCK		ECAP1,2,3/ EPETR/ T2ETR/ T2CAP1,2,3			MCO[1*]
16	18	PA15	AIN11		C1_P3/ C0_P3	TXD/ RXD	MOSI/ MISO	SCL	ECAP1,2,3/ EPETR/ T2ETR/ T2CAP1,2,3			
17	19	PB0	AIN12			RXD/ TXD	MISO/ MOSI	SDA	ECAP1,2,3/ EPETR/ T2ETR/ T2CAP1,2,3			
18	20	PB1	AIN13				CS	SCL/ SDA	EPETR/ T2ETR	BKIN	TIM2CH1	RSTN/ MCO[1*]
22	21	PB2					SCK	SCL/ SDA	ECAP1,2,3/ EPETR/ T2ETR/ T2CAP1,2,3		EPWM2N/ TIM2CH1	JTAG_TCK/ CJ_TCK/ OSCIN
21	22	PB3				TXD	MOSI/ MISO	SCL	ECAP1,2,3/ EPETR/ T2ETR/ T2CAP1,2,3	BKIN	EPWM2P	JTAG_TDO
20	23	PB4				TXD/ RXD	MISO/ MOSI		ECAP1,2,3/ EPETR/ T2ETR/ T2CAP1,2,3		EPWM1P	JTAG_TMS/ CJ_TDIO
19	24	PB5				RXD/ TXD	CS	SDA	EPETR/ T2ETR	BKIN	EPWM1N/ TIM2CH1	JTAG_TDI

注:

1. BKIN 为 EPWM 的刹车外部输入端口可选端口。
2. 所有 IO 支持 timer 计数, Capture, 外部中断和唤醒。
3. 所有的 I2C 口内部都支持上拉选择; I2C 引脚内置 10kΩ 上拉电阻, 可软件控制开启关闭上拉
4. RSTN 为复位引脚, 引脚内置 10kΩ 上拉电阻, 固定开启上拉, 当 RSTN 功能切换为 GPIO 功能后, 上拉可以关闭。
5. [1*]: MCO: 系统时钟输出
6. [2*]: 互补式 PWM
 - (1) EPWM0P=PWMA, EPWM0N=PWMD= \sim (PWMA)
 - (2) EPWM1P=PWMB, EPWM1N=PWME= \sim (PWMB)
 - (3) EPWM2P=PWMC, EPWM2N=PWMF= \sim (PWMC)

5.4. 引脚复合选择

引脚编号		PAx_AFR[2:0]/PBx_AFR[2:0] (PA0_AFR[2:0]~PA5_AFR[2:0], PA14_AFR[2:0], PA15_AFR[2:0], PB0_AFR[2:0]~PB5_AFR[2:0])						特殊功能	外部输入	AMISC/ ADC 寄存器	
QFN	SSOP	0	1	2	3	4	5	6	配置	IP 功能	AMISC/ ADC 功能
23	1	PA0	RXD	TXD	SDA[1*]	SCL[1*]		EPWM0P			
24	2	PA1	TXD	RXD	SCL[1*]	SDA[1*]		EPWM0N			
1	3	PA2	SCK				TIM2CH1	EPWM1P			
2	4	PA3	MOSI	MISO			TIM2CH2	EPWM1N			
3	5	PA4	MISO	MOSI			TIM2CH3	EPWM2P			
4	6	PA5	CS				TIM2CH4	EPWM2N			
5	7	PA6								BKIN	AIN8/ CO_N
6	8	PA7								BKIN	AIN9/ CO_O/ AO_O
10	9	PA8								BKIN	AIN2/ C1_P0/ CO_P0/ AO_P
9	10	PA9								BKIN	AIN3/ AO_N
8	11	PA10								BKIN	AIN4/ A1_N
7	12	PA11								BKIN	AIN5/ C1_P1/ CO_P1/ A1_P
11	13	PA12								BKIN	AIN6/ C1_N
12	14	PA13								BKIN	AIN7/ C1_O/ A1_O
13	15	VSS									
14	16	VDD									
15	17	PA14			SCK			MCO		ECAP1,2,3/ EPETR/ T2ETR/ T2CAP1,2,3	C1_P2/ CO_P2/ AIN10
16	18	PA15	TXD;	RXD	MOSI	MISO		SCL[1*]		ECAP1,2,3/ EPETR/ T2ETR/ T2CAP1,2,3	C1_P3/ CO_P3/ AIN11
17	19	PB0	RXD	TXD	MISO	MOSI		SDA[1*]		ECAP1,2,3/ EPETR/ T2ETR/ T2CAP1,2,3	AIN12
18	20	PB1	SCL [1*]	SDA [1*]	CS	TIM2CH1		MCO	RSTN	EPETR/ T2ETR/ BKIN	AIN13
22	21	PB2	SDA [1*]	SCL [1*]	SCK	TIM2CH1		EPWM2N	JTAG_TCK /CJ_TCK	ECAP1,2,3/ EPETR/ T2ETR/ T2CAP1,2,3	OSCIN
21	22	PB3	TXD	SCL [1*]	MOSI	MISO		EPWM2P	JTAG_TDO	ECAP1,2,3/ EPETR/ T2ETR/ T2CAP1,2,3/ BKIN	

20	23	PB4	TXD	RXD	MISO	MOSI		EPWM1P	JTAG_TMS /CJ_TDIO	ECAP1,2,3/ EPETR/ T2ETR/ T2CAP1,2,3	
19	24	PB5	RXD	TXD	CS	TIM2CH1	SDA[1*]	EPWM1N	JTAG_TDI	EPETR/ T2ETR/ BKIN	

注:

1. 所有的 I2C 口内部都支持上拉选择; I2C 引脚内置 10kΩ 上拉电阻, 可软件控制开启关闭上拉
2. 当 ADC, COMP 和 PGA 通道被使用, 需要关闭数字输入缓冲器.
3. [1*]: 当选择 SDA 或 SCL, 设置 I2CEN = 1 & FN2_AFR.I2CPULL = 1, 内部上拉电阻 10kΩ 使能



PEC930

RISC-V 电机专用标准产品

32 位 BLDC 微控制器

引腳編號		GPIO 端口	WK	BKIN	EPETR	ECAP1	ECAP2	ECAP3	T2ETR	T2CAP1	T2CAP2	T2CAP3
QFN	SSOP		[5:0]	[3:0]	[2:0]	[2:0]	[2:0]	[2:0]	[2:0]	[2:0]	[2:0]	[2:0]
24	24		WK	EPWM (BKIN)	EPWM	EPWM	EPWM	EPWM	TIM2	TIM2	TIM2	TIM2
23	1	PA0	WK(1)									
24	2	PA1	WK(2)									
1	3	PA2	WK(3)									
2	4	PA3	WK(4)									
3	5	PA4	WK(5)									
4	6	PA5	WK(6)									
5	7	PA6	WK(7)	BKIN(1)								
6	8	PA7	WK(8)	BKIN(2)								
10	9	PA8	WK(9)	BKIN(3)								
9	10	PA9	WK(10)	BKIN(4)								
8	11	PA10	WK(11)	BKIN(5)								
7	12	PA11	WK(12)	BKIN(6)								
11	13	PA12	WK(13)	BKIN(7)								
12	14	PA13	WK(14)	BKIN(8)								
13	15	VSS										
14	16	VDD										
15	17	PA14	WK(15)		EPETR(1)	ECAP1(1)	ECAP2(1)	ECAP3(1)	T2ETR (1)	T2CAP1 (1)	T2CAP2 (1)	T2CAP3 (1)
16	18	PA15	WK(16)		EPETR(2)	ECAP1(2)	ECAP2(2)	ECAP3(2)	T2ETR (2)	T2CAP1 (2)	T2CAP2 (2)	T2CAP3 (2)
17	19	PB0	WK(17)		EPETR(3)	ECAP1(3)	ECAP2(3)	ECAP3(3)	T2ETR (3)	T2CAP1 (3)	T2CAP2 (3)	T2CAP3 (3)
18	20	RSTN (PB1)	WK(18)	BKIN(9)	EPETR(4)				T2ETR (4)			
22	21	PB2	WK(19)		EPETR(5)	ECAP1(4)	ECAP2(4)	ECAP3(4)	T2ETR (5)	T2CAP1 (4)	T2CAP2 (4)	T2CAP3 (4)
21	22	PB3	WK(20)	BKIN(10)	EPETR(6)	ECAP1(5)	ECAP2(5)	ECAP3(5)	T2ETR (6)	T2CAP1 (5)	T2CAP2 (5)	T2CAP3 (5)
20	23	PB4	WK(21)		EPETR(7)	ECAP1(6)	ECAP2(6)	ECAP3(6)	T2ETR (7)	T2CAP1 (6)	T2CAP2 (6)	T2CAP3 (6)
19	24	PB5	WK(22)	BKIN(11)	EPETR(8)				T2ETR (8)			

5.5. 引脚功能说明

SSOP24	引脚名称	类型	描述
1	PA0	IO	GPIO 通过寄存器配置输入输出，上、下拉等功能
	RXD	IO	UART 数据输入
	TXD	IO	UART 数据输出
	SDA	IO	I2C 数据输入输出
	WK	IO	唤醒
	EPWM0P	IO	EPWM PWM 正相输出通道 0
2	PA1	IO	GPIO 通过寄存器配置输入输出，上、下拉等功能
	TXD	IO	UART 数据输出
	RXD	IO	UART 数据输入
	SCL	IO	I2C 时钟输入输出
	WK	IO	唤醒
	EPWM0N	IO	EPWM PWM 反相输出通道 0
3	PA2	IO	GPIO 通过寄存器配置输入输出，上、下拉等功能
	SCK	IO	SPI 时钟输入/输出
	WK	IO	唤醒
	EPWM1P	IO	EPWM PWM 正相输出通道 1
	TIM2CH1	IO	TIM2 PWM 输出通道 1
4	PA3	IO	GPIO 通过寄存器配置输入输出，上、下拉等功能
	MOSI	IO	SPI Master 输出/Slave 输入数据信号
	WK	IO	唤醒
	MISO	IO	SPI Master 输入/Slave 输出数据信号
	EPWM1N	IO	EPWM PWM 反相输出通道 1
	TIM2CH2	IO	TIM2 PWM 输出通道 2
5	PA4	IO	GPIO 通过寄存器配置输入输出，上、下拉等功能
	MISO	IO	SPI Master 输入/Slave 输出数据信号
	WK	IO	唤醒
	MOSI	IO	SPI Master 输出/Slave 输入数据信号
	EPWM2P	IO	EPWM PWM 正相输出通道 2
	TIM2CH3	IO	TIM2 PWM 输出通道 3
6	PA5	IO	GPIO 通过寄存器配置输入输出，上、下拉等功能
	CS	IO	SPI 片选择致能
	WK	IO	唤醒
	EPWM2N	IO	EPWM PWM 反相输出通道 2
	TIM2CH4	IO	TIM2 PWM 输出通道 4
7	PA6	IO	GPIO 通过寄存器配置输入输出，上、下拉等功能
	AIN8	A	ADC 通道 8 输入
	C0_N	A	COMP0 反相输入通道

SSOP24	引脚名称	类型	描述
	WK	IO	唤醒
	BKIN	IO	EPWM 刹车信号输入
8	PA7	IO	GPIO 通过寄存器配置输入输出，上、下拉等功能
	AIN9	A	ADC 通道 9 输入
	A0_O	A	PGA0 输出
	C0_O	IO	COMP0 输出
	WK	IO	唤醒
	BKIN	IO	EPWM 刹车信号输入
9	PA8	IO	GPIO 通过寄存器配置输入输出，上、下拉等功能
	AIN2	A	ADC 通道 2 输入
	A0_P	A	PGA0 正相输入
	C1_P0/C0_P0	A	COMP1 正端输入通道 0/COMP0 正端输入通道 0
	WK	IO	唤醒
	BKIN	IO	EPWM 刹车信号输入
10	PA9	IO	GPIO 通过寄存器配置输入输出，上、下拉等功能
	AIN3	A	ADC 通道 3 输入
	A0_N	A	PGA0 反相输入
	WK	IO	唤醒
	BKIN	IO	EPWM 刹车信号输入
11	PA10	IO	GPIO 通过寄存器配置输入输出，上、下拉等功能
	AIN4	A	ADC 通道 4 输入
	A1_N	A	PGA1 反相输入
	WK	IO	唤醒
	BKIN	IO	EPWM 刹车信号输入
12	PA11	IO	GPIO 通过寄存器配置输入输出，上、下拉等功能
	AIN5	A	ADC 通道 5 输入
	A1_P	A	PGA1 正相输入
	C1_P1/C0_P1	A	COMP1 正端输入通道 1/COMP0 正端输入通道 1
	WK	IO	唤醒
	BKIN	IO	EPWM 刹车信号输入
13	PA12	IO	GPIO 通过寄存器配置输入输出，上、下拉等功能
	AIN6	A	ADC 通道 6 输入
	C1_N	A	COMP1 负端输入通道
	WK	IO	唤醒
	BKIN	IO	EPWM 刹车信号输入
14	PA13	IO	GPIO 通过寄存器配置输入输出，上、下拉等功能
	AIN7	A	ADC 通道 7 输入
	A1_O	A	PGA1 输出

SSOP24	引脚名称	类型	描述
	C1_O	IO	COMP1 输出
	WK	IO	唤醒
	BKIN	IO	EPWM 刹车信号输入
15	VSS	Ground	0V Ground
16	VDD	Power	5V Power
17	PA14	IO	GPIO 通过寄存器配置输入输出，上、下拉等功能
	AIN10	A	ADC 通道 10 输入
	C1_P2/C0_P2	A	COMP1 正端输入通道 2/COMP0 正端输入通道 2
	SCK	IO	SPI 时钟输入输出
	WK	IO	唤醒
	MCO	IO	系统时钟输出
	EPETR	IO	EPWM 外部触发输入
	ECAP1,2,3	IO	EPWM 捕获输入通道
	T2ETR	IO	TIM2 外部触发输入
T2CAP1,2,3	IO	TIM2 捕获输入通道	
18	PA15	IO	GPIO 通过寄存器配置输入输出，上、下拉等功能
	AIN11	A	ADC 通道 11 输入
	C1_P3/C0_P3	A	COMP1 正端输入通道 3/COMP0 正端输入通道 3
	TXD	IO	UART 数据输出
	MOSI	IO	SPI Master 输出/Slave 输入数据信号
	MISO	IO	SPI Master 输入/Slave 输出数据信号
	SCL	IO	I2C 时钟输入输出
	WK	IO	唤醒
	EPETR	IO	EPWM 外部触发输入
	ECAP1,2,3	IO	EPWM 捕获输入通道
	T2ETR	IO	TIM2 外部触发输入
T2CAP1,2,3	IO	TIM2 捕获输入通道	
19	PB0	IO	GPIO 通过寄存器配置输入输出，上、下拉等功能
	AIN12	A	ADC 通道 12 输入
	RXD	IO	UART 数据输入
	TXD	IO	UART 数据输出
	MISO	IO	SPI Master 输入/Slave 输出数据信号
	MOSI	IO	SPI Master 输出/Slave 输入数据信号
	SDA	IO	I2C 数据输入输出
	WK	IO	唤醒
	EPETR	IO	EPWM 外部触发输入
	ECAP1,2,3	IO	EPWM 捕获输入通道
	T2ETR	IO	TIM2 外部触发输入

SSOP24	引脚名称	类型	描述
	T2CAP1,2,3	IO	TIM2 捕获输入通道
20	PB1	IO	GPIO 通过寄存器配置输入输出，上、下拉等功能
	AIN13	A	ADC 通道 13 输入
	CS	IO	SPI 片选择致能
	SCL	IO	I2C 时钟输入输出
	WK	IO	唤醒
	BKIN	IO	EPWM 刹车信号输入
	TIM2CH1	IO	TIM2 PWM 输出通道 1
	RSTN	I	预设复位输入端口，低有效，芯片复位
	MCO	IO	系统时钟输出
	EPETR	IO	EPWM 外部触发输入
	T2ETR	IO	TIM2 外部触发输入
21	PB2	IO	GPIO 通过寄存器配置输入输出，上、下拉等功能
	SCK	IO	SPI 时钟输入输出
	SCL	IO	I2C 时钟输入输出
	WK	IO	唤醒
	EPWM2N	IO	EPWM PWM 反相输出通道 2
	TIM2CH1	IO	TIM2 PWM 输出通道 1
	JTAG_TCK/CJ_TCK	IO	JTAG 串口
	OSCIN	IO	外部振荡输入
	EPETR	IO	EPWM 外部触发输入
	ECAP1,2,3	IO	EPWM 捕获输入通道
	T2ETR	IO	TIM2 外部触发输入
	T2CAP1,2,3	IO	TIM2 捕获输入通道
22	PB3	IO	GPIO 通过寄存器配置输入输出，上、下拉等功能
	TXD	IO	UART 数据输出
	MOSI	IO	SPI Master 输出/Slave 输入数据信号
	MISO	IO	SPI Master 输入/Slave 输出数据信号
	SCL	IO	I2C 时钟输入输出
	WK	IO	唤醒
	BKIN	IO	EPWM 刹车信号输入
	EPWM2P	IO	EPWM PWM 正相输出通道 2
	JTAG_TDO	IO	JTAG 串口
	EPETR	IO	EPWM 外部触发输入
	ECAP1,2,3	IO	EPWM 捕获输入通道
	T2ETR	IO	TIM2 外部触发输入
T2CAP1,2,3	IO	TIM2 捕获输入通道	
23	PB4	IO	GPIO 通过寄存器配置输入输出，上、下拉等功能

SSOP24	引脚名称	类型	描述
	TXD	IO	UART 数据输出
	RXD	IO	UART 数据输入
	MISO	IO	SPI Master 输入/Slave 输出数据信号
	MOSI	IO	SPI Master 输出/Slave 输入数据信号
	WK	IO	唤醒
	EPWM1P	IO	EPWM PWM 正相输出通道 1
	JTAG_TMS/CJ_TDIO	IO	JTAG 串口
	EPETR	IO	EPWM 外部触发输入
	ECAP1,2,3	IO	EPWM 捕获输入通道
	T2ETR	IO	TIM2 外部触发输入
	T2CAP1,2,3	IO	TIM2 捕获输入通道
24	PB5	IO	GPIO 通过寄存器配置输入输出，上、下拉等功能
	RXD	IO	UART 数据输入
	TXD	IO	UART 数据输出
	CS	IO	SPI 片选择致能
	SDA	IO	I2C 数据输入输出
	WK	IO	唤醒
	BKIN	IO	EPWM 刹车信号输入
	EPWM1N	IO	EPWM PWM 反相输出通道 1
	TIM2CH1	IO	TIM2 PWM 输出通道 1
	JTAG_TDI	IO	JTAG 串口
	EPETR	IO	EPWM 外部触发输入
	T2ETR	IO	TIM2 外部触发输入

[注] IO：逻辑输入/输出; A：模拟输出

6. 存储器映像

PEC930 使用统一的内存空间物理编址，下面介绍芯片的具体地址分配。

6.1. AHB 地址分配

内部 AHB 地址分配见下表：

AHB 存储器地址	容量	外设
0x0000 0000 – 0x0000 7FFF	32KB	FLASH 主程序区
0x0000 8000 – 0x001F FFFF	-	保留
0x0020 0000 – 0x0020 1FFF	8KB	NVR 信息配置区
0x0020 2000 – 0x17FF FFFF	-	保留
0x1800 0000 – 0x1800 0FFF	4KB	CORE 控制与状态区
0x1800 1000 – 0x1FFF FFFF	-	保留
0x2000 0000 – 0x2000 0FFF	4KB	SRAM 数据区
0x2000 1000 – 0x3FFF FFFF	-	保留
0x4000 0000 – 0x4000 FFFF	64KB	APB 外设模块区
0x4001 0000 – 0x4001 0FFF	-	保留
0x4001 1000 – 0x4001 1FFF	4KB	GPIOA
0x4001 2000 – 0x4001 2FFF	4KB	GPIOB
0x4001 3000 – 0x4001 DFFF	-	保留
0x4001 E000 – 0x4001 EFFF	4KB	CRC
0x4001 F000 – 0x4001 FFFF	4KB	SYSCFG
0x4002 0000 – 0x5FFF FFFF	-	保留
0x6000 0000 – 0x9FFF FFFF	-	保留
0xA000 0000 – 0xDFFF FFFF	-	保留
0xE000 0000 – 0xFFFF FFFF	-	保留

6.2. APB 地址映像

内部 APB 地址分配见下表：

序号	APB 存储器地址	容量	外设
0	0x4000 0000 – 0x4000 07FF	2KB	TIM0
1	0x4000 0800 – 0x4000 0FFF	2KB	TIM1
2	0x4000 1000 – 0x4000 17FF	2KB	TIM2
3	0x4000 1800 – 0x4000 1FFF	2KB	保留
4	0x4000 2000 – 0x4000 27FF	2KB	UART
5	0x4000 2800 – 0x4000 2FFF	2KB	保留
6	0x4000 3000 – 0x4000 37FF	2KB	I2C
7	0x4000 3800 – 0x4000 3FFF	2KB	SPI
8	0x4000 4000 – 0x4000 47FF	2KB	WDG
9	0x4000 4800 – 0x4000 4FFF	2KB	ADC 控制器
10	0x4000 5000 – 0x4000 57FF	2KB	保留
11	0x4000 5800 – 0x4000 5FFF	2KB	AMISC(包含 PGA0/PGA1)
12~15	0x4000 6000 – 0x4000 67FF	8KB	保留
16	0x4000 8000 – 0x4000 87FF	2KB	DSP
17	0x4000 8800 – 0x4000 8FFF	2KB	COMP0
18	0x4000 9000 – 0x4000 97FF	2KB	保留
19	0x4000 9800 – 0x4000 9FFF	2KB	COMP1
20~23	0x4000 A000 – 0x4000 BFFF	8KB	保留
24	0x4000 C000 – 0x4000 C7FF	2KB	EPWM
25	0x4000 C800 – 0x4000 CFFF	2KB	LPTIM
26~30	0x4000 D000 – 0x4000 F7FF	10KB	保留
31	0x4000 F800 – 0x4000 FFFF	2KB	FLASH 控制器

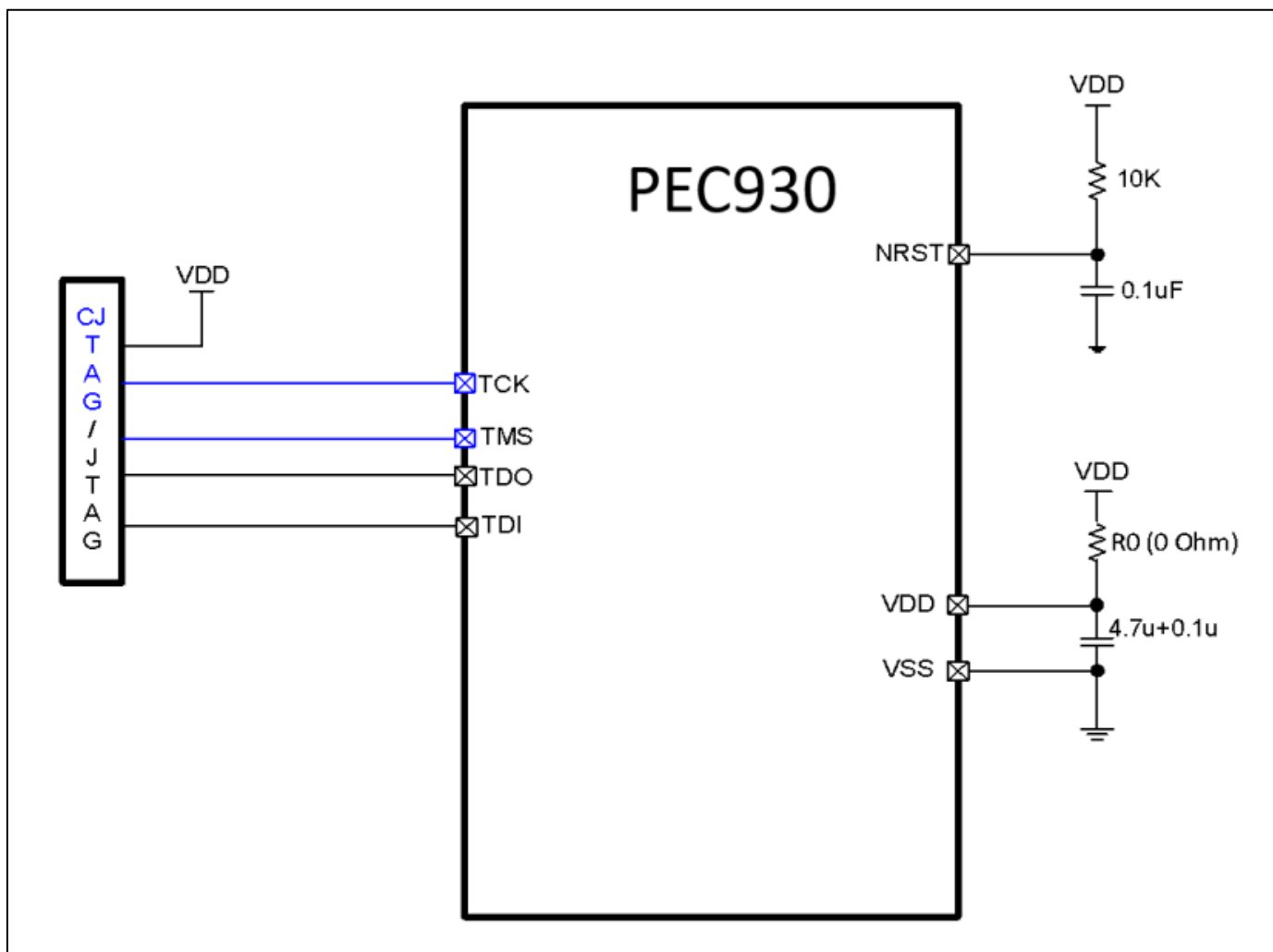
6.3. FLASH NVR 配置

FLASH 的 NVR 区域有 16 个 sector，每个 sector 有 128 个 word，模拟校正参数保存在第 14 和 15 个 sector 位置，对应 AHB 基底地址 0x20_1C00 开始。这些区域保存着模拟模块需要的校正参数，这些参数在量产时写入，芯片上电后自动读入配置模拟模块。NVR 的第 0~13 个 sector 可供用户存放数据使用，对应 AHB 基底地址从 0x20_0000 开始。

7. 电气特性

7.1 典型应用外围线路

MCU 典型应用外围电路的器件连接参考如下：(电器干扰严重可调整 R0 阻值 1~10ohm)



7.2 参数条件

7.2-1 额定最小与最大值

符号	参数描述	条件	最小值	典型值	最大值	单位
VDD-VSS	外部主电源电压		2.5		5.5	V
AVDD-AVSS	外部模拟电源电压					
V _{IO}	I/O 电压(任意 I/O 引脚)		-0.3		VDD+0.3	V
T _{STG}	储存温度		-40	25	105	°C
T _{OP}	工作温度		-40	25	85	°C
F _{CPU}	CPU 工作频率		32K		60M	Hz
V _{ESD, HBM}	参见 7.3-9.1					
V _{ESD, CDM}	参见 7.3-9.1					
V _{ESD, MM}	参见 7.3-9.1					

7.2-2 额定最大电流

符号	条件	描述	最大值	单位
I _{VDD,VDDA}		进入所有 VDD/VDDA 电源线的总电流	150	mA
I _{VSS}		流出所有 VSS 地线的总电流	150	
I _{IO}		任意 I/O 和控制引脚上的输出灌电流(sink)	20	
		任意 I/O 和控制引脚上的输出源电流(source)	-20	
∑ I _{INJ} (PIN)		所有 I/O 和控制引脚上的总注入电流	+/-25	

注：数据基于特性分析结果，未经生产测试。

7.3 工作条件

7.3-1 通用工作条件

符号	参数描述	条件	最小值	最大值	单位
f _{HCLK}	内部 AHB 时钟频率			60	MHz
VDD	电源电压	-	2.5	5.5	V
V _{in}	I/O 输入电压	所有 GPIO	-0.3	5.5	V
T _A	环境温度		-40	85	°C
T _J	接面温度范围		-40	85	°C

注：

1. 建议工作条件是确保半导体芯片正常工作的条件。在建议工作条件的范围内，电气特性的所有规格值均可得到保证。务必在推荐工作条件下使用半导体芯片。超出该条件的使用可能会影响半导体的可靠性。
2. 对于本数据手册中未记载的项目、使用条件或逻辑组合的使用，本公司不做任何保障。如果用户考虑在所列条件之外使用本芯片，请事前联系销售代表。
3. 数据基于特性分析结果，未经生产测试。

7.3-2 上电和掉电时的工作条件

符号	参数	条件	最小值	典型值	最大值	单位
V _{POR}	POR 释放电压(上电过程)	上升沿		1.9		V
V _{BOR}	BOR 检测电压(掉电过程)	下降沿		1.8		
tr _{VDD}	VDD 上升速率		0		∞	us/V
tf _{VDD}	VDD 下降速率		20		∞	us/V

注：数据基于特性分析结果，未经生产测试。

7.3-3 低电压控制模块的工作条件

符号	参数	条件	最小值	典型值	最大值	单位	
V _{PVD}	VDD 低电压检测 (LVD)	LVD_SEL= 0x0 @25°C		2.0		V	
		LVD_SEL= 0x1 @25°C		2.2			
		LVD_SEL= 0x2 @25°C		2.4			
		LVD_SEL= 0x3 @25°C		2.7			
		LVD_SEL= 0x4 @25°C		3.0			
		LVD_SEL= 0x5 @25°C		3.7			
		LVD_SEL= 0x6 @25°C		4.0			
		LVD_SEL= 0x7 @25°C		4.3			
	VDD 低电压复位 (LVR)	LVR_SEL= 0x0 @25°C			2.0		
		LVR_SEL= 0x1 @25°C			2.4		
		LVR_SEL= 0x2 @25°C			2.7		
		LVR_SEL= 0x3 @25°C			3.0		
		LVR_SEL= 0x4 @25°C			3.7		
V _{PVDhyst}	PVD 迟滞			100		mV	
V _{POR/PDR}	上电/掉电复位阈值	下降沿		1.8		V	
		上升沿		1.9		V	
V _{PDRhys}	PDR 迟滞			100		mV	
T _{RSTTEMPO}	复位持续时间			20		ms	

注：数据基于特性分析结果，未经生产测试。

7.3-4 内置参考电压

符号	参数	条件	最小值	典型值	最大值	单位
V _{1.5}	内置 1.5V 参考电压	常温 25°C; 3.3V	1.5*(1-1%)	1.5	1.5*(1+1%)	V
	内置 1.5V 参考电压	-40~85°C; 2.8~5.5V	1.5*(1-2.5%)	1.5	1.5*(1+2.5%)	V
T _{Coeff}	温度系数				400	ppm/°C
T _{START}	启动时间				60	us
T _{S_vrefint}	读取温度时的 ADC 采样时间	40				us
I _q	工作电流均值		10			uA

注：数据基于特性分析结果，未经生产测试。

内置参考电压校正值

校正值符号	描述	地址
ADC _{V1.5_CAL}	内置参考电压采样值 @25°C、VDD=5.0V	0x20_1C44

芯片 VDD 电压计算：

$$VDD = 5.0V \times \frac{ADC_{V1.5_CAL}}{ADC_{V1.5_DATA}}$$

ADC 通道电压计算：

$$VAIN_x = \frac{VDD}{4095} \times ADC_{x_DATA}$$

其中：

ADC_{V1.5_CAL}：内置参考电压校正值

ADC_{V1.5_DATA}：V1.5 电压使用 ADC 转换输出值

ADC_{x_DATA}：ADC 在通道 x 上的量测值

7.3-5 供电电流特性

电流消耗是多种参数和因素的综合指标，这些参数和因素包括工作电压、环境温度、I/O 引脚的负载、产品的软件配置、工作频率、I/O 脚的翻转速率、程序在存储器中的位置以及执行的代码等。本节中给出的所有运行模式下的电流消耗测量值，都是在执行一套精简代码的结果。

除非特别说明，微控制器处于下列条件测量得到最大电流消耗：

- 所有的I/O 引脚都处于输入模式，并连接到一个静态电平上——VDD 或VSS(无负载)。
- 所有的外设都处于关闭状态，除非特别说明。
- 闪存存储器的访问时间调整到 f_{HCLK} 的频率
- 内部SRAM存储器的访问时间调整到 f_{HCLK} 的频率(0~60MHz 时为0 个等待周期)。
- 装置的电源模式按功耗递减的顺序为：运行（Operating）、休眠（Sleep）和深度休眠（DeepSleep）

7.3-5.1 运行模式下功耗

符号	参数	条件			典型值	最大值	单位
I _{DD} (Run Mode in SRAM)	所有外设时钟关闭, 在 SRAM 中运行 while(1)	V _{core} =1.5V VDD=2.5V-5.5V Temp -40°C~85°C	f _{HCLK} :60Mhz @ HIRC	2.5V	8.2		mA
				3.3V	8.5		
				5.5V	9.5		
				--			
	所有外设时钟开启, 在 SRAM 中运行 while(1)	V _{core} =1.5V VDD=2.5V-5.5V Temp -40°C~85°C	f _{HCLK} : 60Mhz @ HIRC	2.5V	11.5		mA
				3.3V	11.8		
				5.5V	12.7		
				--			
I _{DD} (Run Mode in FLASH)	所有外设时钟关闭, 在 FLASH 中运行 while(1)	V _{core} =1.5V VDD=2.5V-5.5V Temp -40°C~85°C	f _{HCLK} : 60Mhz @ HIRC	2.5V	7.5		mA
				3.3V	7.7		
				5.5V	8.5		
				--			
	所有外设时钟开启, 在 FLASH 中运行 while(1)	V _{core} =1.5V VDD=2.5V-5.5V Temp -40°C~85°C	f _{HCLK} : 60Mhz @ HIRC	2.5V	11		mA
				3.3V	11.3		
				5.5V	12		
				--			

注：数据基于特性分析结果，未经生产测试。

7.3-5.2 休眠模式下功耗(Sleep Mode)

符号	参数	条件		典型值	最大值	单位
I _{DD} (Sleep Mode)	所有外设时钟关闭 (仅 WDG 使能)	V _{core} =1.5V VDD=2.5V-5.5V	f _{HCLK} : HIRC 开启 SIRC 开启	Ta=-40°C	3.292	mA
				Ta=25°C	3.228	
				Ta=85°C	3.257	
	所有外设时钟关闭 (仅 LPTIM 使能)	V _{core} =1.5V VDD=2.5V-5.5V	f _{HCLK} : HIRC 开启 SIRC 开启	Ta=-40°C	3.291	mA
				Ta=25°C	3.229	
				Ta=85°C	3.254	
	所有外设时钟关闭 (PIN 唤醒模式)	V _{core} =1.5V VDD=2.5V-5.5V	f _{HCLK} : HIRC 开启 SIRC 开启	Ta=-40°C	3.301	mA
				Ta=25°C	3.238	
				Ta=85°C	3.260	

注：数据基于特性分析结果，未经生产测试。

7.3-5.3 深度休眠功耗(DeepSleep Mode)

符号	参数	条件		典型值	最大值	单位
I _{DD} (Deep Sleep Mode)	所有外设时钟关闭 (仅 WDG 使能)	V _{core} =1.5V VDD=2.5V-5.5V	f _{HCLK} : HIRC 关闭 SIRC 开启	Ta=-40°C	3.05	uA
				Ta=25°C	3.73	
				Ta=85°C	6.54	
	所有外设时钟关闭 (仅 LPTIM 使能)	V _{core} =1.5V VDD=2.5V-5.5V	f _{HCLK} : HIRC 关闭 SIRC 开启	Ta=-40°C	3.05	uA
				Ta=25°C	3.71	
				Ta=85°C	6.45	
	所有外设时钟关闭 (PIN 唤醒模式)	V _{core} =1.5V VDD=2.5V-5.5V	f _{HCLK} : HIRC 关闭 SIRC 关闭	Ta=-40°C	2.36	uA
				Ta=25°C	2.88	
				Ta=85°C	5.35	

注：数据基于特性分析结果，未经生产测试。

7.3-6 从低功耗模式唤醒的时间

符号	参数	条件	最大值	单位
t _{WUSLEEP}	从Sleep Mode唤醒	PIN 唤醒 SYSCLK =60MHz, VDD=5V	2	us
t _{WUDSLEEP}	从DeepSlee Mode 唤醒	PIN 唤醒 SYSCLK =32KHz, VDD=5V	0.7	ms

注：

1. 唤醒时间的测量是从唤醒事件开始至用户程序读取第一条指令。
2. 数据基于特性分析结果，未经生产测试。

7.3-7 内部时钟源特性

7.3-7.1 内部OSCH(HIRC) 振荡器

符号	参数	条件	最小值	典型值	最大值	单位
F _{HIRC}	内部 RC 振荡频率	@25°C (校准)	60*(1-1%)	60	60*(1+1%)	MHz
T _{Mstart} ⁽¹⁾	启动时间 (不包含软件校准)			20		us
I _{MCLK}	电流消耗			350		uA
DC _{MCLK}	占空比	@25°C	45	50	55	%
D _{evM}	频率偏差	VDD = 2.5V ~ 5.5V Ta = -40°C ~ 85°C	-2.5		+5.0	%
D _{evM}	频率偏差	VDD = 2.5V ~ 5.5V Ta = -0°C ~ 85°C	-2.5		+3.5	%

注：数据基于特性分析结果，未经生产测试。

7.3-7.2 内部振荡器OSCL(SIRC)

符号	参数	条件	最小值	典型值	最大值	单位
F _{ACLK}	内部 RC 振荡频率		32*(1-5%)	32	32*(1+5%)	KHz
T _{Astart} ⁽¹⁾	启动时间			65		us
I _{ACLK}	电流消耗			0.5		uA
DC _{ACLK}	占空比					%
D _{evA}	频率偏差	VDD = 2.5V ~ 5.5V Ta = -40°C ~ 85°C	-40		+40	%

注：数据基于特性分析结果，未经生产测试。

7.3-8 Flash 特性

符号	参数	条件	最小值	典型值	最大值	单位
EC _{flash}	扇区耐久度	@85 °C	100k			cycles
RET _{flash}	数据保持时间	@25 °C	100			years
T _{prog}	字节编程时间				6.5	us
T _{Sector-erase}	扇区擦除时间				3	ms
T _{chip-erase}	整片擦除时间				40	ms

注：数据基于特性分析结果，未经生产测试。

7.3-9 电磁兼容(EMC)特性

7.3-9.1 ESD 特性

符号	参数	条件	最小值	典型值	最大值	单位
V _{ESD, HBM}	ESD @ 人体模型 (HBM)		7			KV
V _{ESD, CDM}	ESD @ 带电器件模型 (CDM)		1.5			KV
V _{ESD, MM}	ESD @ 机器模型 (MM)		300			V
I _{Latchup}	闩锁电流	@ 85°C @ 25°C	100 200			mA

注：数据基于特性分析结果，未经生产测试。

7.3-9.2 静态闩锁 (Static Latch-up)

为了评估闩锁性能，需要在 3 个样品上进行 2 个互补的静态闩锁测试：

- 为每个电源引脚，提供超过极限的供电电压。
- 在每个输入、输出和可配置的 I/O 引脚上注入电流。

这个测试符合 EIA/JESD78A 集成电路闩锁标准。

符号	参数	条件	类型
LU	静态锁存等级	TA = +25 °C 符合 JESD78A 标准	Class I Level

注：数据基于特性分析结果，未经生产测试。

7.3-9.3 电磁敏感性(EMS)

电磁敏感性 (EMS) 测试:

1. 在设备运行一个简单应用程序时 (通过 I/O 端口闪烁 2 个 LED), 设备受到两种电磁干扰施加, 直到发生功能性故障。故障的发生由 LED 闪烁指示。
2. 静电放电 (ESD): 对设备的所有引脚施加正、负静电放电, 直到产生功能性异常。该测试符合 IEC 61000-4-2 标准。
3. 快速瞬变脉冲群 (FTB): 通过一个 100pF 电容向 VDD 和 VSS 施加正、负瞬变电压脉冲群, 直到产生功能性异常。该测试符合 IEC 61000-4-4 标准。复位芯片可使系统恢复到正常操作。

符号	参数	条件	级别/类型
VFESD	施加到任一 I/O 脚, 从而导致功能错误的电压极限。	VDD = 3.3V, LQFP48, TA = +25°C, f _{HCLK} = 60MHz。符合 IEC 61000-4-2	
VEFTB	在 VDD 和 VSS 上通过 100pF 的电容施加的、导致功能错误的瞬变脉冲群电压极限。	VDD = 3.3V, LQFP48, TA = +25°C, f _{HCLK} = 60MHz。符合 IEC 61000-4-4	
CS			

注: 数据基于特性分析结果, 未经生产测试。

7.3-9.4 磁干扰(EMI)

在运行一个简单的应用程序时(通过 I/O 端口闪烁 2 个 LED), 监测芯片发射的电磁场。这个发射测试符合 SAE J1752/3 标准, 这个标准规定了测试板和引脚的负载

符号	参数	条件	监测的频段	最大值(f_{HCLK})	单位
SEMI	峰值	VDD = 3.3 V, TA = 25°C SSOP24 封装, 符合 SAE J1752/3		60MHz	dB uV
			0.1~30MHz		
			30~130MHz		
			130MHz~1GHz		
			SAM EMI 级别		-

注: 数据基于特性分析结果, 未经生产测试。

7.3-10 I/O Port 特性

7.3-10.1 Output特性 — Port PA,PB

GPIO(通用输入/输出端口) 可以吸收或输出多达 $\pm 11.2\text{mA}$ 电流。

符号	参数	条件	最小值	典型值	最大值	单位
V_{OL}	输出低电平电压	CMOS 端口, $I_{IO} = 11.2\text{mA}$			0.5	V
V_{OH}	输出高电平电压		$2.7\text{V} < V_{DD}$	$V_{DD} - 0.8$		
I_{OL}	低电平输出电流	$V_{IN} = 0.5\text{V}$ $2.7\text{V} < V_{DD}$	+11.2			mA
I_{OH}	高电平输出电流	$V_{IN} = V_{DD} - 0.8\text{V}$ $2.7\text{V} < V_{DD}$			-11.2	mA

注: 数据基于特性分析结果, 未经生产测试。

7.3-10.2 Input特性 — Port PA,PB

符号	参数	条件	最小值	典型值	最大值	单位
V _{IL}	标准 IO 输入低电平电压	$2.5V \leq V_{DD} \leq 5.5V$		0.25V _{DD}		V
V _{IH}	标准 IO 输入高电平电压	$2.5V \leq V_{DD} \leq 5.5V$	0.7 V _{DD}			V
V _{hys}	标准 IO 施密特触发电压回差			0.5V _{DD}		
I _{lkg}	输入漏电流	$V_{SS} \leq V_{IN} \leq V_{DD}$			±1	uA
R _{PU}	内部上拉电阻	$V_{IN} = V_{SS}$		10		kΩ
R _{PD}	内部下拉电阻	$V_{IN} = V_{DD}$		10		kΩ
C _{IO}	I/O 引脚电容			5		pF

注：数据基于特性分析结果，未经生产测试。

7.3-10.3 I/O AC 特性 — Port PA,PB

符号	参数	条件	最小值	典型值	最大值	单位
f _{max} (IO) _{out}	最大频率	CL=50pF, V _{DD} =2.5V~5.5V			10	MHz
t _f (IO) _{out}	输出高至低电平的下降时间 CL	CL=50pF, V _{DD} =2.5V~5.5V			10	ns
t _r (IO) _{out}	输出低至高电平的上升时间	CL=50pF, V _{DD} =2.5V~5.5V			15	

注：数据基于特性分析结果，未经生产测试。

7.3-10.4 Port Leakage 特性 — Port PA,PB

符号	参数	条件	最小值	最大值	单位
I _{lkg}	漏电流	参考批注 1, 2	2.5V / 5.5V	±50	nA

注：

1. 除非另有说明，漏电流是在对对应的脚位施加 VSS 或 VDD 的情况下进行量测。
2. 该埠脚位必须设定为输入。
3. 数据基于特性分析结果，未经生产测试。

7.3-10.5 Port外部输入采样特性 — Timer Gate/Timer Clock

符号	参数	条件	最小值	最大值	单位
T(int)	外部中断时序	中断标志的外部触发信号 (见注释)	30		ns
T(cap)	定时器捕获时序	TIM2 / EPWM 捕获脉冲宽度，系统时钟 F _{system} = 4 MHz	0.5		us
f _{EXT}	引脚输入的定时器时钟频率	TIM0 / TIM1 / TIM2 / EPWM 外部时钟输入，系统时钟 F _{system} = 4 MHz	0	f _{TIMxCLK} /4	MHz

注：数据基于特性分析结果，未经生产测试。

7.3-11 ADC 特性

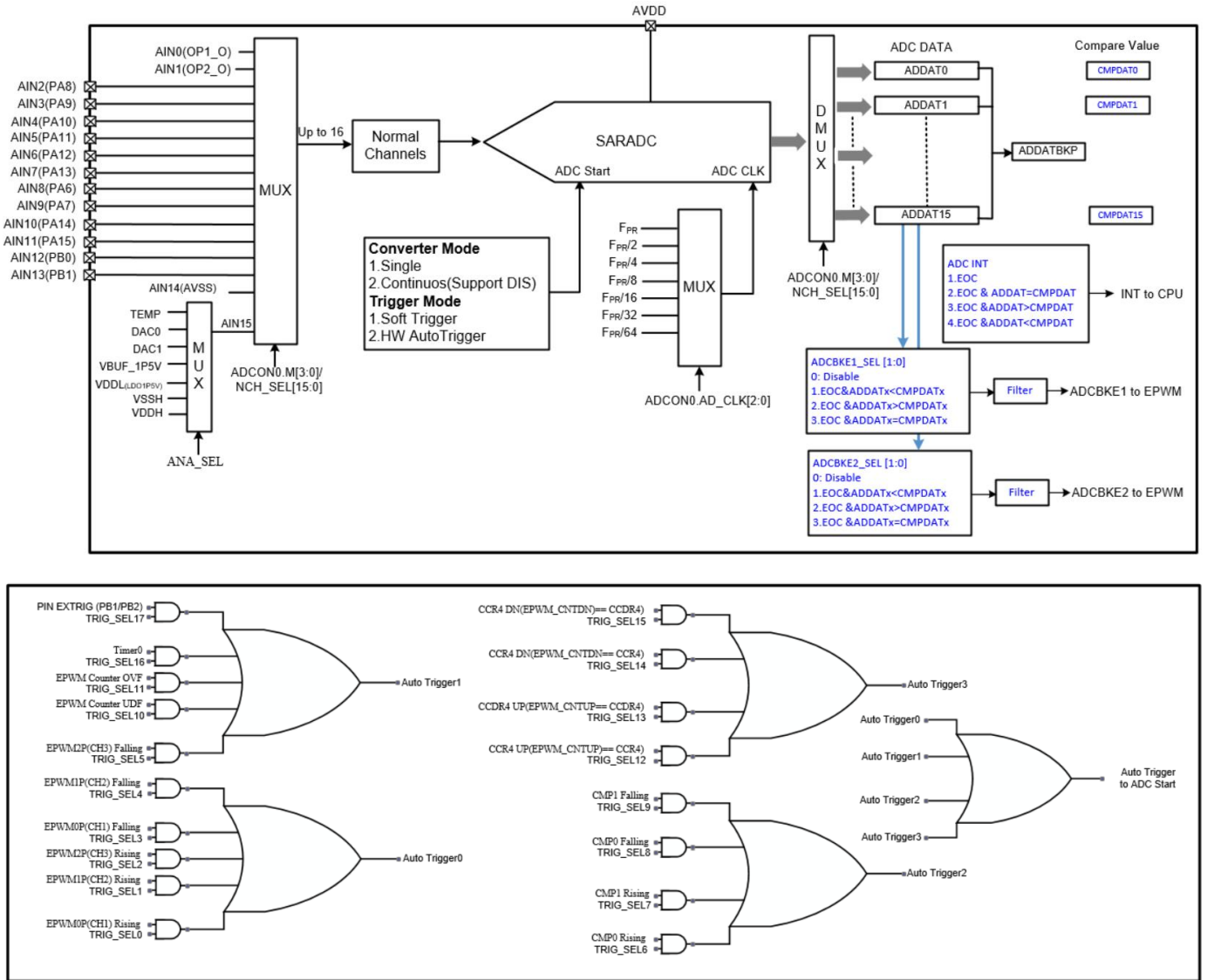


Fig. 2 ADC 方块图

符号	参数	条件	最小值	典型值	最大值	单位
VDDA	供电电压		2.5		5.5	V
V _{ADCIN}	输入电压范围	单端	0		VDDA	V
V _{REF}	ADC 参考电压			VDDA		V
f _s	ADC 取样率	@V _{OUT} >2.5V			1	MHz
I _{ADC}	ADC 功耗	@f _s =1Mhz		0.8		mA
C _{ADCIN}	ADC 输入电容			7		pF
F _{ADCCLK}	ADC 时钟频率		0.8	4	16	MHz
T _{setup}	ADC 使能至第一笔有效数据时间		32 ADCCLK			cycles
T _{ADCCONV}	转换时间			16 ADCCLK	44 ADCCLK	cycles
ENOB				10.5		bits
DNL	微分非线性	分辨率 = 12bit			±4	LSB
		分辨率 = 10bit			±1	LSB
INL	积分非线性				±3	LSB
E _o	偏移误差				±3	LSB
E _g	增益误差				±3	LSB

注：由设计规范定义，未在量产中测试。

7.3-11.1 ADC 输入阻抗

ADC 典型应用图，请参考如图：

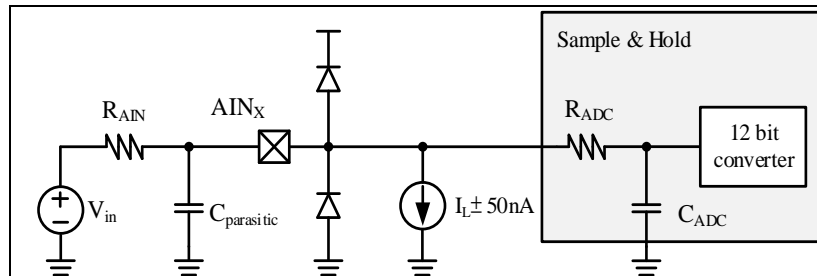


Fig. 3 ADC 典型应用图

C_{parasitic}为PCB上的电容，其电容值大小取决于PCB线路配置(大约7pF)。若电容值过大将会降低ADC精准度，或需降低ADC时钟频率来维持ADC精准度。

7.3-12DAC 特性

符号	参数	条件	最小值	典型值	最大值	单位
VDDA	模拟电源电压		2.5		5.5	V
V _{REF}	DAC 参考电压			VDDA		V
RES	分辨率/有效位			8		
DNL	微分非线性误差 (两个连续代码之间的偏差-1LSB)		-	±1	-	LSB
INL	非线性积累 (在代码 i 时测量的数值与代码 0 和代码 1023 之间的连线间的偏差)			±1		LSB
E ₀	偏移误差 代码 (0x80) 处测得值与理想值 VDDA/2 之间的差)		-	±1	-	LSB
T _{SETTLING}	稳定时间 (满刻度: 达到最终值±1LSB 时, 最低输入代码与最高输入代码之间输入代码转换)		-	-	10	us

注: 由设计规范定义, 未在量产中测试。

7.3-13COMP 特性

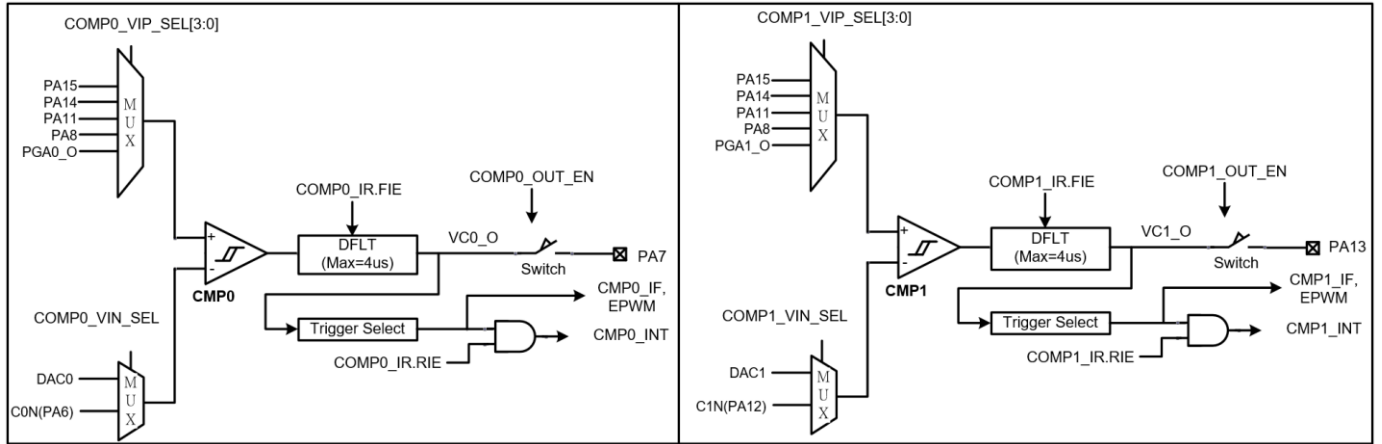


Fig. 4 COMP0, COMP1 方块图

符号	参数名称	条件	最小值	典型值	最大值	单位
VDDA	工作电压范围		2.5	5	5.5	V
Vios	输入失调电压				±10	mV
Vin	共模输入电压范围		VSS		5.5	V
Tstb	稳定时间					us
Tcmpst	比较器启动时间				0.15	us
Icc	工作电流均值			375		uA
Delay	传播延时(响应时间)				200	ns
Vhys	输入迟滞电压	HYS=0/HYS=1		0/20		mV

注：由设计规范定义，未在量产中测试。

7.3-14PGA 特性

符号	参数	条件	最小值	典型值	最大值	单位
VDDA	模拟电源电压		2.5		5.5	V
CMIR	共模输入电压范围	非差分模式下	0		VDDA	V
Vio	输入失调电压（单位增益/电压跟随模式）		-10		10	mV
ΔV_{io}	输入失调电压漂移	-40~85°C	-2			$\mu V/^{\circ}C$
I _{LOAD}	驱动电流				80	μA
IOP	工作电流	VDDA=5V		2		mA
CMRR	共模抑制比	0.35<V _{CM} <VDDA-0.5 25°C		TBD		dB
PSRR	电源抑制比	0.35<V _{CM} <VDDA-0.35 25°C		TBD		dB
GBW	增益带宽	0.35V~VDDA-0.35V		6		Mhz
C _{LOAD}	容性负载				7	pF
SR	转换速率（输出电压10%~90%）	增益=1 C _{LOAD} =7pf		10		V/us
T _{stable}	稳定时间	Av=-1/1V 阶跃		0.85		us
AO	开环增益	0.2V~VDDA-0.2V		90		dB
VOH _{SAT}	高饱和电压	R _{LOAD} =Min. 输入 VDDA	V _{DDA} -0.35			V
VOL _{SAT}	低饱和电压	R _{LOAD} =Min. 输入 0V			0.35	V
GAIN	增益	PGA 增益(R2/R1)	1		16	
Gain error	PGA 增益误差	@25°	--	±2	--	%
BW	单位增益带宽@C _{LOAD} =7pF 0.35<V _{out} <VDDA-0.35	@PVT@增益=1		21		Mhz
		@PVT@增益=2		4.2		
		@PVT@增益=4		2.5		
		@PVT@增益=8		0.9		
		@PVT@增益=16		0.5		

注:

1. 由设计规范定义，未在量产中测试。
2. 透过特性评估进行验证，除非另有说明，否则不在量产中测试。

- PGA0

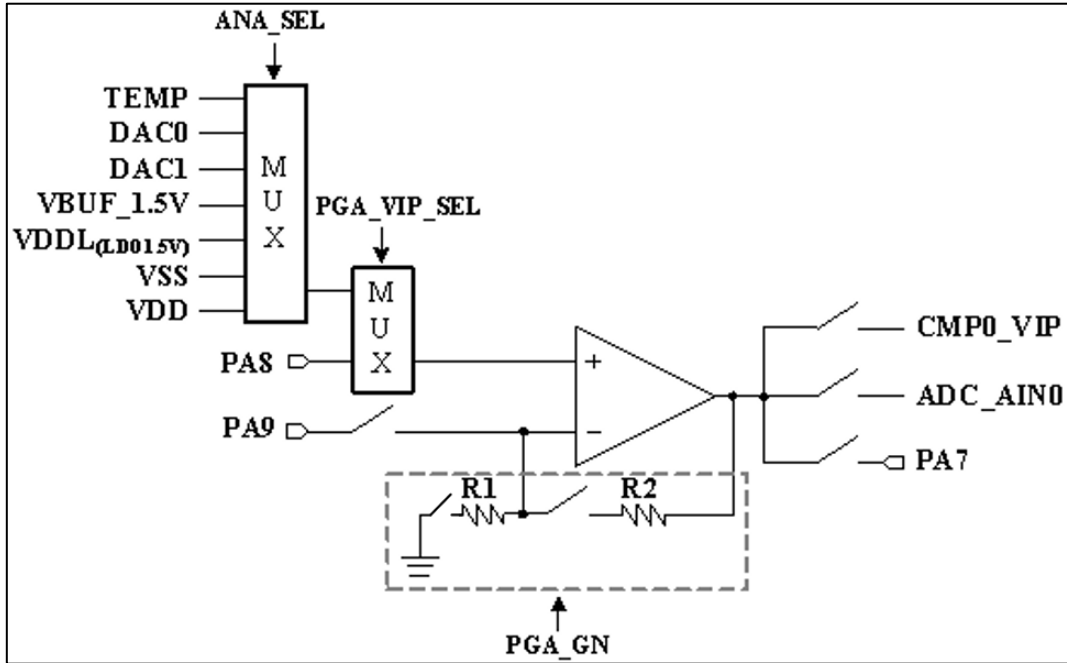


Fig. 5 PGA0 架构图

- PGA1

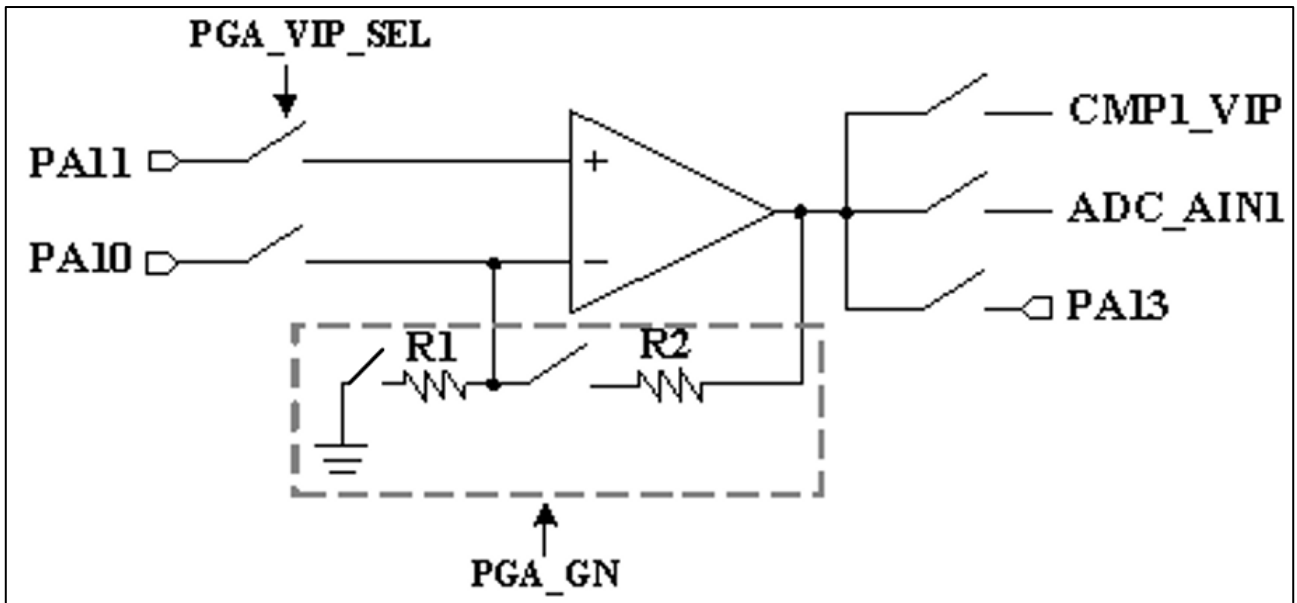


Fig. 6 PGA1 架构图

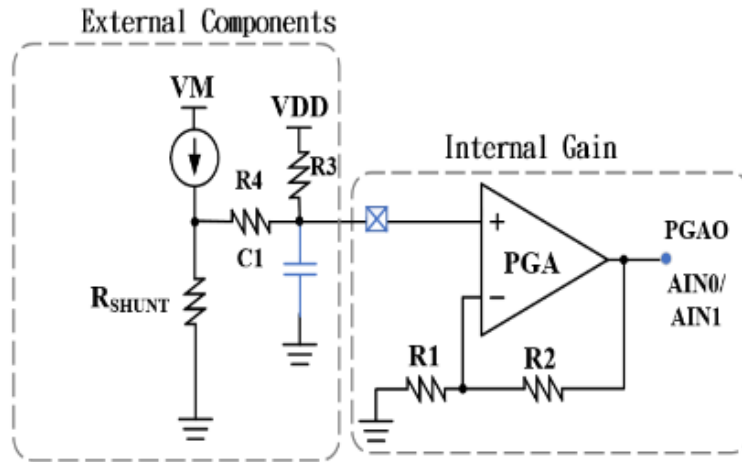


Fig. 7 PGA Application Block Diagram

注：

- (1) 内部增益 = R_2/R_1 (1~16) ,
- (2) 条件 : $R_3=10K$, $R_4=510\ \text{ohm}$ (DC 偏压电压 0.24V @VDD=5V)
- (3) R_{SHUNT} 与 $C_1=1\sim 100\text{nF}$ (依客户应用而定)

7.3-15通信接口

7.3-15.1 I2C 特性

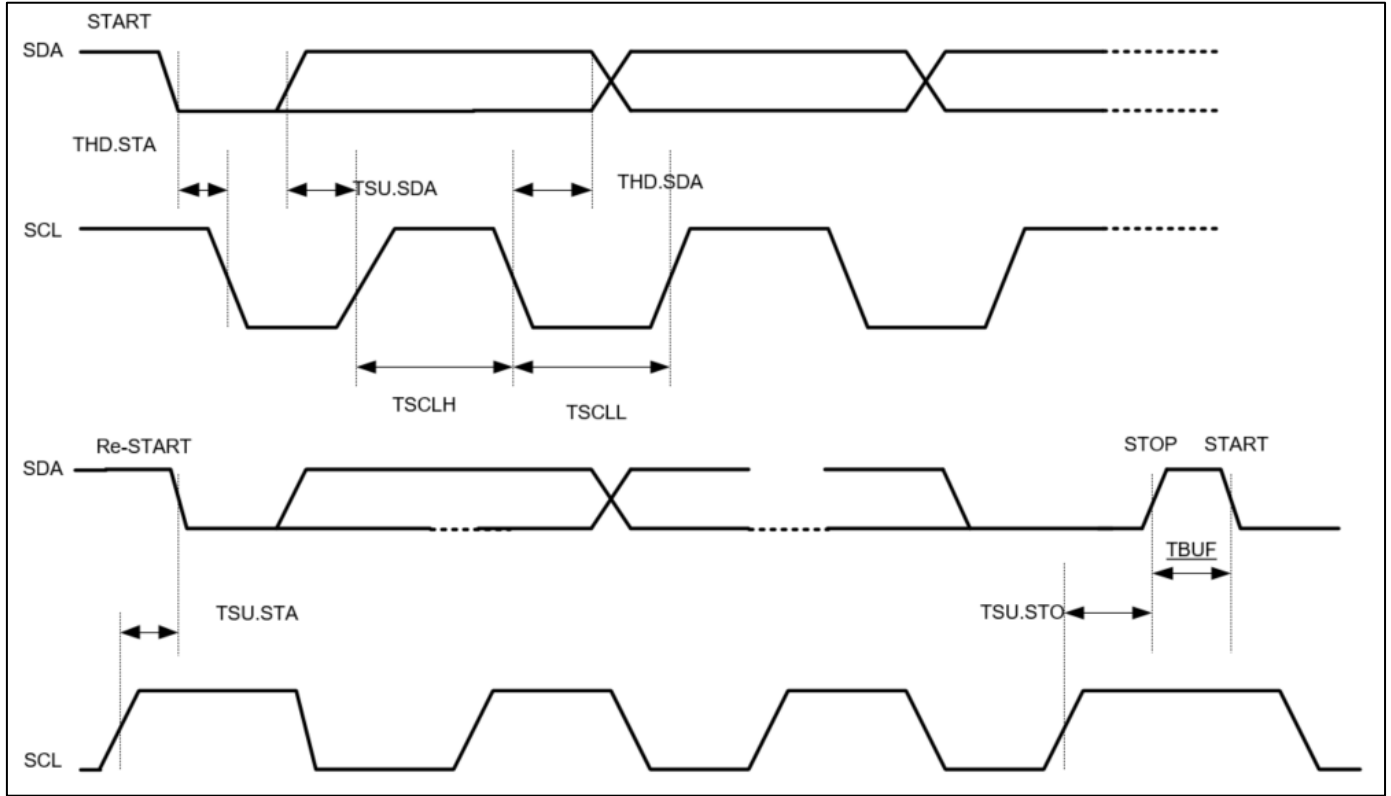


Fig. 8 I2C 时序图

符号	参数	标准模式 (100K)		快速模式 (400K)		高速模式 (1M)		单位
		最小值	最大值	最小值	最大值	最小值	最大值	
t _{SCLL}	SCL 时钟低时间	3.5	-	1	-	0.5	-	us
t _{SCLH}	SCL 时钟高时间	3.5	-	0.5	-	0.26	-	us
t _{SU.SDA}	SDA 建立时间	200	-	100	-	50	-	ns
t _{HD.SDA}	SDA 保持时间	0.1	-	0.1	-	0.1	-	us
t _{HD.STA}	开始条件保持时间	3.5	-	0.5	-	0.26	-	us
t _{SU.STA}	重复的开始条件建立时间	3.5	-	0.5	-	0.26	-	us
t _{SU.STO}	停止条件建立时间	3.5	-	0.5	-	0.5	-	us
t _{BUF}	总线空闲(停止条件至开始条件)	3.5	-	1	-	0.5	-	us

注：由设计规范定义，未在量产中测试。

7.3-15.2 SPI 特性

符号	参数	条件	最小值	最大值	单位
tc(SCK)	串行时钟的频率	主机模式		15	MHz
		从机模式		7.14	MHz
tw(SCKH)	串行时钟的高电平时间	主机模式	tc(SCK) / 2	tc(SCK) / 2	ns
		从机模式	tc(SCK) / 2	tc(SCK) / 2	ns
tw(SCKL)	串行时钟的低电平时间	主机模式	tc(SCK) / 2	tc(SCK) / 2	ns
		从机模式	tc(SCK) / 2	tc(SCK) / 2	ns
tsu(SSN)	从机选择的建立时间	从机模式	16.66		ns
th(SSN)	从机选择的保持时间	从机模式	16.66		ns
tv(MO)	主机数据输出的生效时间			5	ns
th(MO)	主机数据输出的保持时间		1		ns
tv(SO)	从机数据输出的生效时间			25	ns
th(SO)	从机数据输出的保持时间		1		ns
tsu(MI)	主机数据输入的建立时间		8.454		ns
th(MI)	主机数据输入的保持时间		1		ns
tsu(SI)	从机数据输入的建立时间		8.454		ns
th(SI)	从机数据输入的保持时间		1		ns

注：由设计规范定义，未在量产中测试。

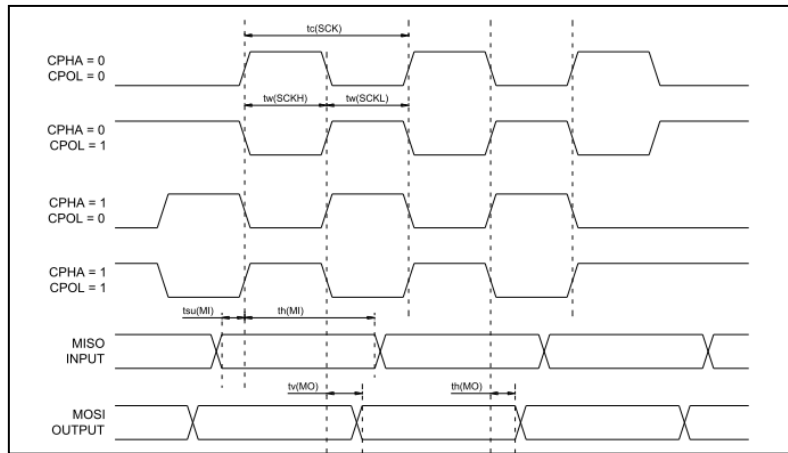


Fig. 9 SPI 时序图（主机模式）

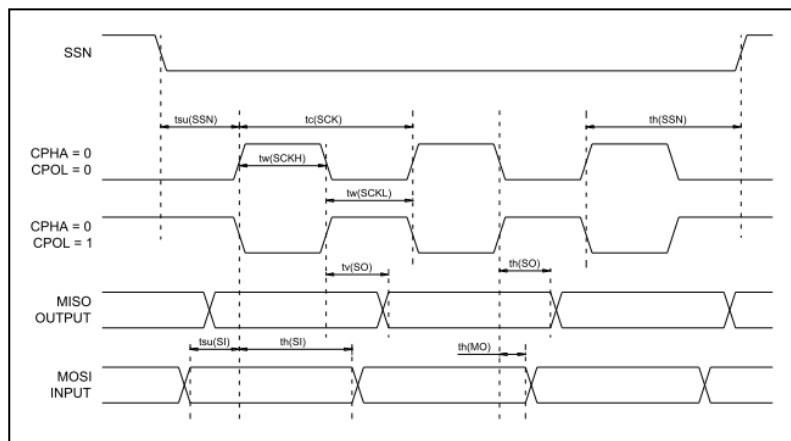


Fig. 10 SPI 时序图（从机模式 CPHA=0）

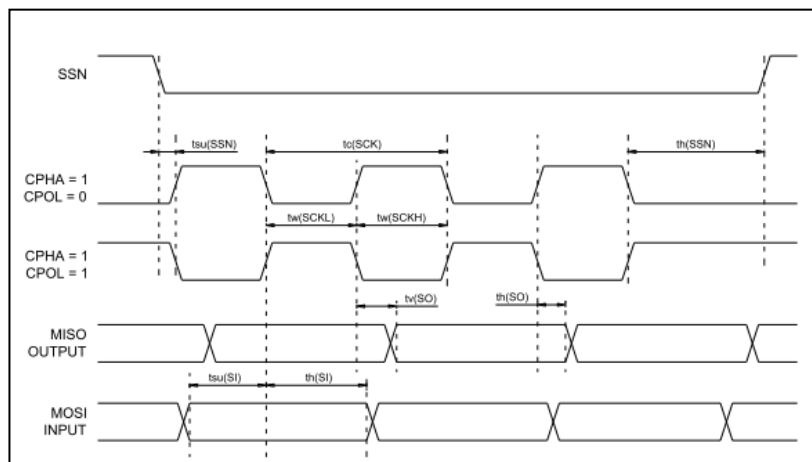


Fig. 11 SPI 时序图（从机模式 CPHA=1）

7.3-16 温度传感器特性

符号	参数	最小值	典型值	最大值	单位
TL	V _{SENSE} 相对于温度的线性度		± 5		°C
SP _{AVG}	平均斜率		-1.65		mV/°C
V ₂₅	25 °C (± 5 °C) 时的电压	0.68	0.69	0.7	V
T _{START}	启动时间			1	us
T _{S_temp}	读取温度时的 ADC 采样时间	4.12			us
I _q	工作电流均值		5		uA

注：数据基于特性分析结果，未经生产测试。

温度传感器电压校正

校正值符号	描述	地址
ADC _{TS_CAL}	温度传感器电压采样值 @25°C、VDD=5.0V	0x20_1C40

计算温度传感器电压使用下列公式：

$$V_{TS} = \frac{VDD}{4095} \times ADC_{TS_DATA}$$

计算实际温度使用下列公式：

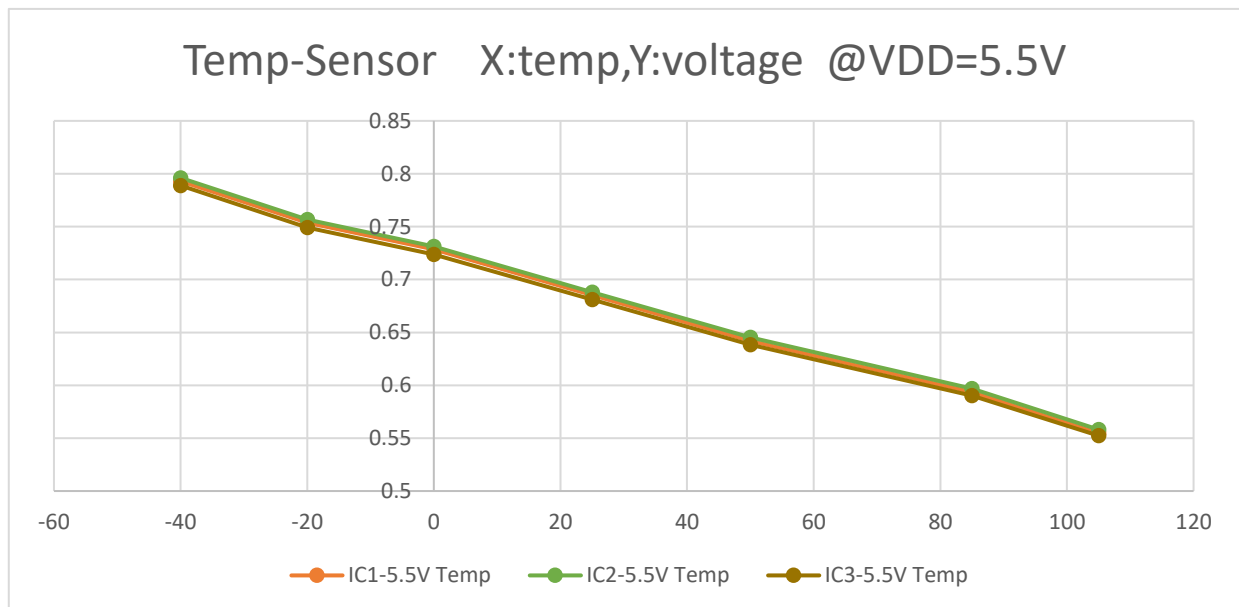
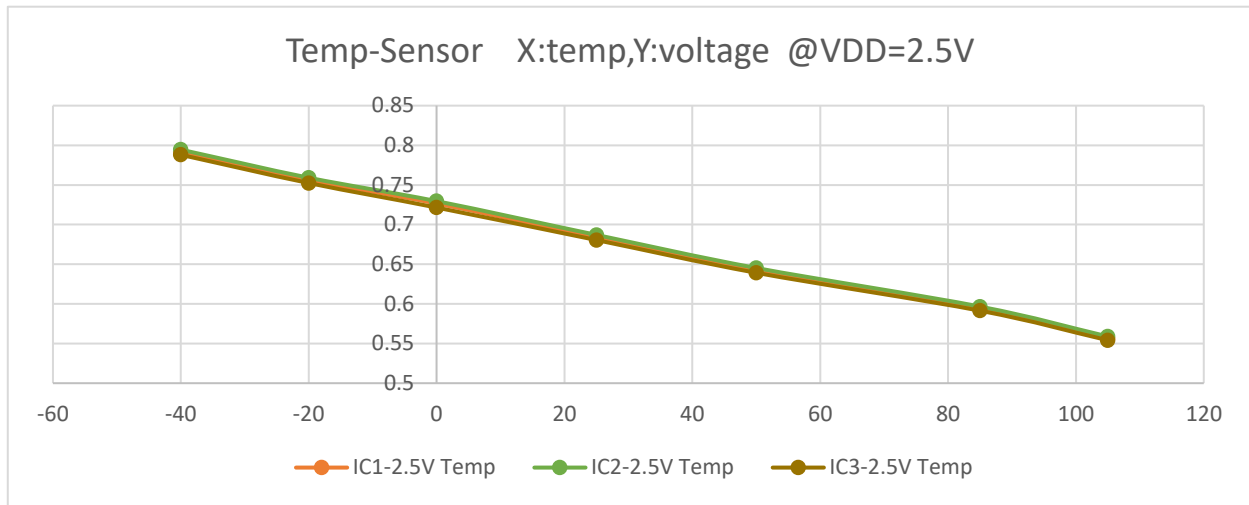
$$\text{Temperature}(^{\circ}\text{C}) = \frac{V_{TS} - V_{25}}{SP_{AVG}} + 25$$

其中：

ADC_{TS_DATA}：温度传感器电压使用 ADC 转换输出值

V_{TS}：温度传感器电压

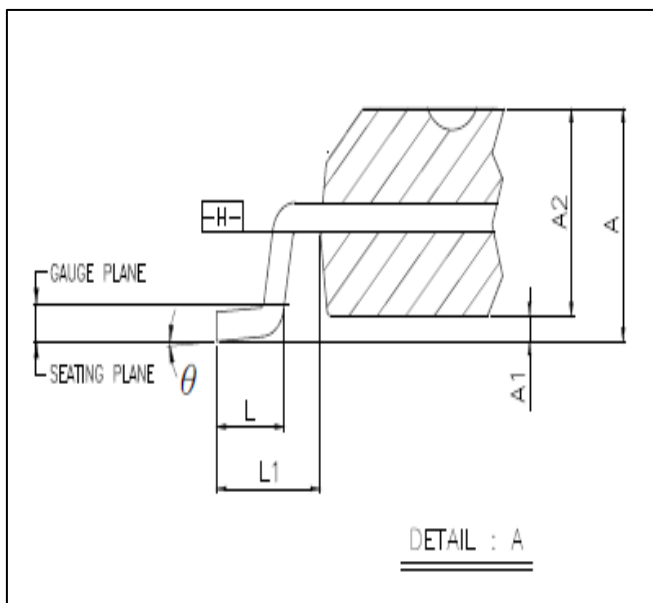
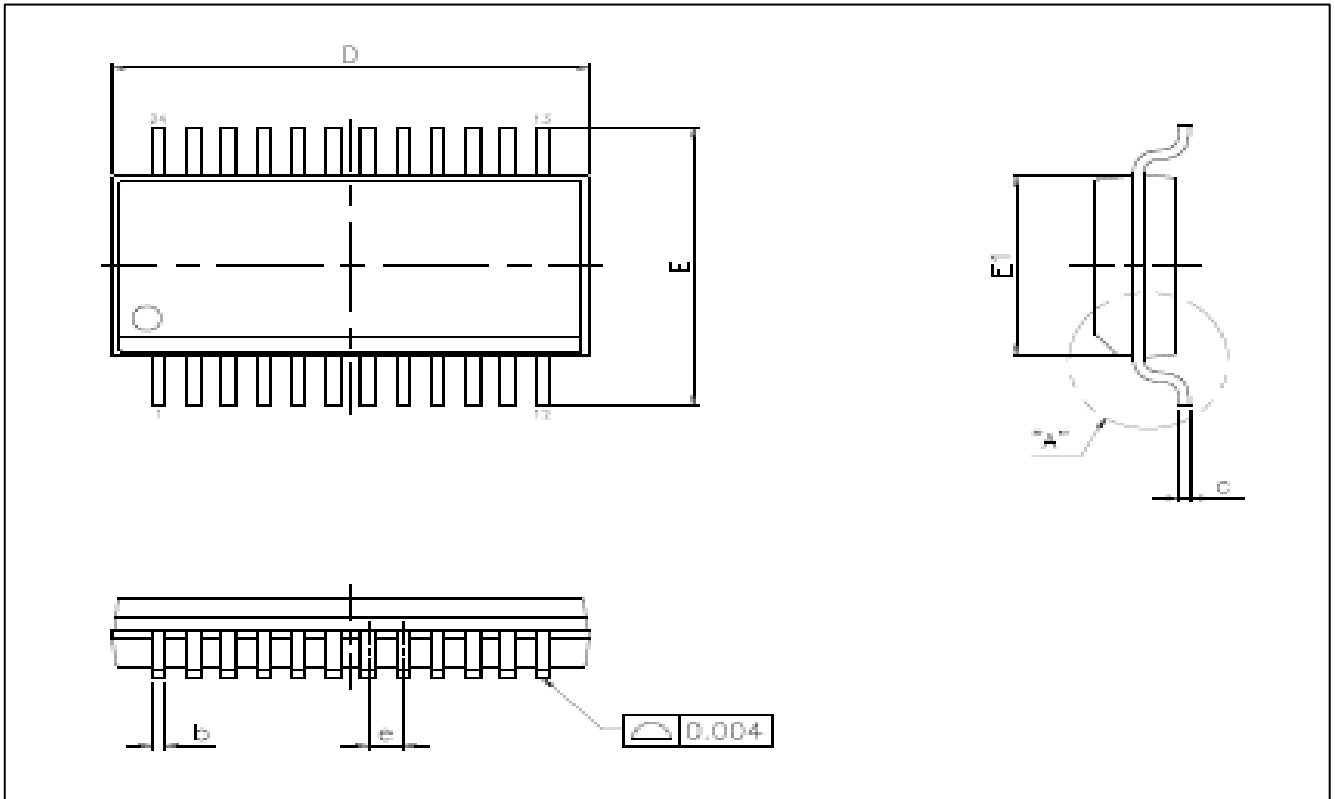
V₂₅：温度传感器电压@25°C、VDD=5.0V



8. 封装特性

8.1 SSOP24

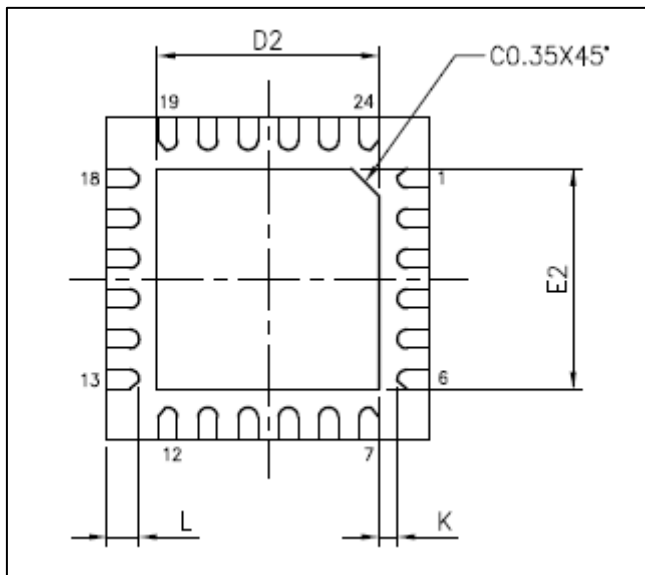
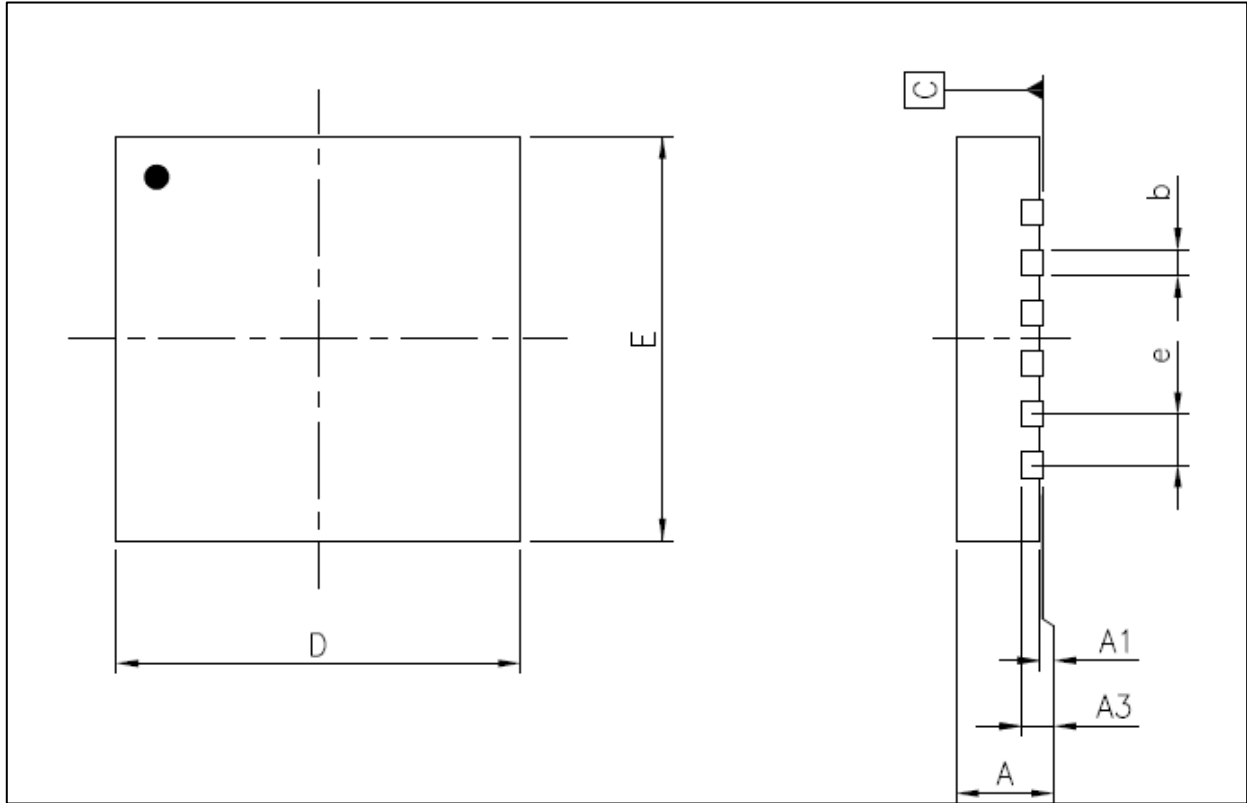
- (Pitch:0.635mm,Width:150mil)



SYMBOLS	INCH		
	MIN	TYP	MAX
A	0.053	0.064	0.069
A1	0.004	0.006	0.010
A2	-	-	0.059
D	0.337	0.341	0.344
E	0.228	0.236	0.244
E1	0.150	0.154	0.157
b	0.008	-	0.012
c	0.007	-	0.010
e	0.025 BSC		
L	0.016	0.025	0.050
L1	0.041 BSC		
θ°	0	-	8

8.2 QFN4*4-24

- (Pitch:0.5mm,Width:4x4mm,Thickness:0.75mm)



SYMBOLS	MILLIMETERS		
	MIN	TYP	MAX
A	0.70	0.75	0.80
A1	0.00	0.02	0.05
A3	0.203 REF		
b	0.20	0.25	0.30
D	4.00 BSC		
E	4.00 BSC		
e	0.50 BSC		
K	0.20	-	-
D2	2.65	2.70	2.75
E2	2.65	2.70	2.75
L	0.35	0.40	0.45

PKG CODE: WQFN

- E-PAD dimensions are for reference only
- E-PAD: Refer to PMC-APN-019 E-PAD product PCB layout guideline

9. 型号命名

封装	SSOP24	QFN24
型号命名 (Test1 and VD15 Non-bonding connect)	PEC930-Y24A	PEC930-2J24A
型号命名 (Test1 and VD15 bonding connect)		